

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

DIALOG(R)File 351:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

010044267 **Image available**
WPI Acc No: 1994-311978/199439
XRPX Acc No: N94-245602

Electron source esp, surface conduction emitter for image display - has electron emitters arranged in configuration for selection and control of electron source onto fluorescent body

Patent Assignee: CANON KK (CANO)

Inventor: HASEGAWA M; KASANUKI Y; KAWADE H; KAWASAKI H; OKAMURA Y; OSADA Y

Number of Countries: 020 Number of Patents: 011

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 619594	A1	19941012	EP 94105197	A	19940331	199439 B
AU 9459265	A	19941020	AU 9459265	A	19940405	199443
CA 2120388	A	19941006	CA 2120388	A	19940331	199501
JP 7235256	A	19950905	JP 9481159	A	19940329	199544
CN 1096132	A	19941207	CN 94103500	A	19940405	199548
AU 674206	B	19961212	AU 9459265	A	19940405	199707
EP 619594	B1	19970709	EP 94105197	A	19940331	199732
DE 69404061	E	19970814	DE 604061	A	19940331	199738
			EP 94105197	A	19940331	
<i>in USP</i> <u>US 5912531</u>	A	19990615	US 94223531	A	19940405	199930
			US 97906093	A	19970805	
JP 3044435	B2	20000522	JP 9481159	A	19940329	200029
CA 2120388	C	20000523	CA 2120388	A	19940331	200039

Priority Applications (No Type Date): JP 9481159 A 19940329; JP 93100127 A 19930405; JP 93100128 A 19930405; JP 93100129 A 19930405; JP 93349133 A 19931228

Cited Patents: 02Jnl.Ref; EP 301545; EP 523702; JP 1279557; JP 4264337; JP 1279557; JP 4264337

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 619594	A1	E	54	H01J-001/30	
-----------	----	---	----	-------------	--

Designated States (Regional): AT BE CH DE DK ES FR GB GR IT LI LU NL PT SE

AU 9459265	A			H01J-029/46	
------------	---	--	--	-------------	--

CA 2120388	A			H01J-001/90	
------------	---	--	--	-------------	--

JP 7235256	A		31	H01J-001/30	
------------	---	--	----	-------------	--

CN 1096132	A			H01J-029/46	
------------	---	--	--	-------------	--

AU 674206	B			H01J-029/46	Previous Publ. patent AU 9459265
-----------	---	--	--	-------------	----------------------------------

EP 619594	B1	E	50	H01J-001/30	
-----------	----	---	----	-------------	--

Designated States (Regional): AT BE CH DE DK ES FR GB GR IT LI LU NL PT SE

DE 69404061	E			H01J-001/30	Based on patent EP 619594
-------------	---	--	--	-------------	---------------------------

US 5912531	A			H01J-001/30	Cont of application US 94223531
------------	---	--	--	-------------	---------------------------------

JP 3044435	B2		25	H01J-001/316	Previous Publ. patent JP 7235256
------------	----	--	----	--------------	----------------------------------

CA 2120388	C	E		H01J-001/90	
------------	---	---	--	-------------	--

Abstract (Basic): EP 619594 A

The electron source has a substrate (1) at least ne row-directional wire, at least one column-directional wire intersecting the row-directional wire, at least one insulation layer arranged at the crossing of the directional wire and one column directional wire, and a conductive film having an electron-emitting region (3) arranged at the crossing. The insulation layer is arranged between the row-directional wire and the column-directional wire and the conductive film is connected to both the wires.

The substrate is an insulator such as glass substrate made of quartz glass containing Na and other impurities to a reduced level or soda lime glass, a multilayer glass or a ceramic such as alumina. While opposite device electrodes (5,6) may be made of any conductor, preferred materials include Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu and Pd and their alloys.

ADVANTAGE - Simple mfr.

Dwg.1/32

Abstract (Equivalent): EP 619594 B

An electron source comprising: a substrate (61); a plurality of row-directional wires (66); a plurality of column-directional wires (65) intersecting said row-directional wires; an insulation layer (67) being arranged at crossings of and between the row-directional wires and the column-directional wires; and a conductive film (64) being also arranged at the crossing of and connected to the row-directional wires and the column-directional wires, said conductive film having an electro-emitting region (3), characterised in that said electron-emitting region is formed at said wire crossings and is arranged at a lateral side of said insulation layer, said conductive film is formed as a layer different from said row-directional wires and said column-directional wires; wherein neither said row-directional wires nor said column-directional wires extend to said lateral side.

Dwg.1/32

Title Terms: ELECTRON; SOURCE; SURFACE; CONDUCTING; EMITTER; IMAGE; DISPLAY
; ELECTRON; EMITTER; ARRANGE; CONFIGURATION; SELECT; CONTROL; ELECTRON;
SOURCE; FLUORESCENT; BODY

Derwent Class: V05

International Patent Class (Main): H01J-001/30; H01J-001/316; H01J-001/90;
H01J-029/46

International Patent Class (Additional): H01J-031/00; H01J-031/12;
H01J-037/06; H01J-043/00

File Segment: EPI

Manual Codes (EPI/S-X): V05-D01C5; V05-D05C5A

(19) 日本国特許庁 (P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-235256

(43) 公開日 平成7年(1995)9月5日

(51) IntCl ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 1/30		B		
		Z		
31/12		B		

審査請求 未請求 請求項の数65 F D (全 31 頁)

(21) 出願番号	特願平6-81159	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成6年(1994)3月29日	(72) 発明者	長谷川 光利 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(31) 優先権主張番号	特願平5-100127	(72) 発明者	岡村 好真 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(32) 優先日	平5(1993)4月5日	(72) 発明者	笠原 有二 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 豊田 善雄 (外1名)
(31) 優先権主張番号	特願平5-100128		
(32) 優先日	平5(1993)4月5日		
(33) 優先権主張国	日本 (J P)		
(31) 優先権主張番号	特願平5-100129		
(32) 優先日	平5(1993)4月5日		
(33) 優先権主張国	日本 (J P)		

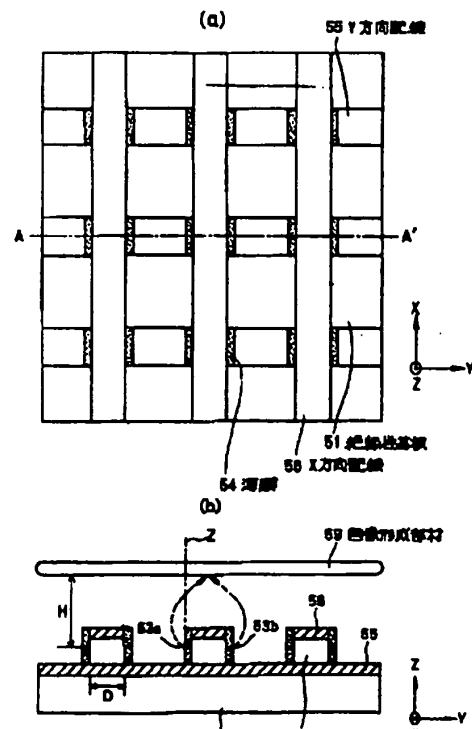
最終頁に続く

(54) 【発明の名称】 電子源及び画像形成装置

(57) 【要約】

【目的】 簡単な構成で且つ容易に、多数の表面伝導型電子放出素子からなる電子源を構成し、該電子源の任意の電子放出素子を選択して電子放出せしめ、高い表示品位の画像を形成する画像形成装置を実現する。

【構成】 複数のX方向配線56とY方向配線55とでマトリクスを形成し、両配線の交点において、両配線間に設けた絶縁層58(面)を利用して、両配線に接続して導電性膜54を形成し、該導電性膜54に電圧を印加することにより該導電性膜54を一部破壊して電子放出部53a、53bを形成してなる電子源と、該電子源に対向して蛍光体等画像形成部材59を設けてなる画像形成装置。



【特許請求の範囲】

【請求項1】 基板と、

該基板上に互いに交差して配置された、行方向配線及び列方向配線と、

該両配線の交差部で、該両配線間に配置された、絶縁層と、

該両配線の交差部に、該両配線に接続されて配置された、電子放出部を有する導電性膜、とを有することを特徴とする電子源。

【請求項2】 行方向配線と列方向配線とが、各々複数配置されており、電子放出部を有する導電性膜が、該両配線の複数の交差部の各々に、配置されていることを特徴とする請求項1記載の電子源。

【請求項3】 電子放出部を有する導電性膜が、絶縁層の側面に配置されていることを特徴とする請求項1記載の電子源。

【請求項4】 電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されていることを特徴とする請求項3記載の電子源。

【請求項5】 電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されていることを特徴とする請求項4記載の電子源。

【請求項6】 絶縁層の側面が、屈曲形状を有することを特徴とする請求項3記載の電子源。

【請求項7】 電子放出部を有する導電性膜が、絶縁層の複数の、屈曲形状を有する側面に、複数配置されていることを特徴とする請求項6記載の電子源。

【請求項8】 電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されていることを特徴とする請求項7記載の電子源。

【請求項9】 更に、絶縁層を通じて、両配線のうち該絶縁層の上部に配置された配線側へ、該両配線のうち該絶縁層の下部に配置された配線側から引き出された補助電極を有することを特徴とする請求項3記載の電子源。

【請求項10】 電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されていることを特徴とする請求項9記載の電子源。

【請求項11】 電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されていることを特徴とする請求項10記載の電子源。

【請求項12】 更に、補助電極と、両配線のうち絶縁層の上部に配置された配線とに接続されて配置された電子放出部を有する導電

性膜を有することを特徴とする請求項9記載の電子源。

【請求項13】 電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されていることを特徴とする請求項12記載の電子源。

【請求項14】 電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されていることを特徴とする請求項13記載の電子源。

【請求項15】 絶縁層が、電子放出部を有する導電性膜が配置された該絶縁層の領域の厚さよりも、該絶縁層の他領域の厚さのほうが厚く形成されていることを特徴とする請求項3記載の電子源。

【請求項16】 電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されていることを特徴とする請求項15記載の電子源。

【請求項17】 電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されていることを特徴とする請求項16記載の電子源。

【請求項18】 電子放出部を有する導電性膜が、微粒子にて構成されていることを特徴とする請求項1記載の電子源。

【請求項19】 電子放出部を有する導電性膜が、Pdを主元素とする微粒子にて構成されていることを特徴とする請求項18記載の電子源。

【請求項20】 電子放出部を有する導電性膜が、両配線の交差部に、該両配線に接続されて、複数配置されていることを特徴とする請求項1記載の電子源。

【請求項21】 行方向配線と列方向配線とが、各々複数配置されており、電子放出部を有する導電性膜の複数の電子放出部の各々に、配置されていることを特徴とする請求項20記載の電子源。

【請求項22】 電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されていることを特徴とする請求項20記載の電子源。

【請求項23】 電子放出部を有する導電性膜が、微粒子にて構成されていることを特徴とする請求項20記載の電子源。

【請求項24】 電子放出部を有する導電性膜が、Pdを主元素とする微粒子にて構成されていることを特徴とする請求項23記載の電子源。

【請求項25】 更に、両配線のうち絶縁層の上部に配置された配線側へ、該両配線のうち該絶縁層の下部に配置された配線側から引き

出された補助電極を有することを特徴とする請求項1記載の電子源。

【請求項26】 行方向配線と列方向配線とが、各々複数配置されており、電子放出部を有する導電性膜及び補助電極が、該両配線の複数の交差部に各々配置されていることを特徴とする請求項25記載の電子源。

【請求項27】 電子放出部を有する導電性膜が、微粒子にて構成されていることを特徴とする請求項25記載の電子源。

【請求項28】 電子放出部を有する導電性膜が、Pdを主元素とする微粒子にて構成されていることを特徴とする請求項27記載の電子源。

【請求項29】 電子源と、入力信号に応じて、該電子源から放出された電子線の照射により画像を形成する画像形成部材とを有する画像形成装置において、該電子源が、基板と、該基板上に、互いに交差して配置された、行方向配線及び列方向配線と、該両配線の交差部で、該両配線間に配置された、絶縁層と、該両配線の交差部に、該両配線に接続されて配置された、電子放出部を有する導電性膜、とを有する電子源であることを特徴とする画像形成装置。

【請求項30】 電子源が、行方向配線と列方向配線とが、各々複数配置されており、電子放出部を有する導電性膜が、該両配線の複数の交差部の各々に、配置されている電子源であることを特徴とする請求項29記載の画像形成装置。

【請求項31】 電子源が、電子放出部を有する導電性膜が、絶縁層の側面に配置されている電子源であることを特徴とする請求項29記載の画像形成装置。

【請求項32】 電子源が、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源であることを特徴とする請求項31記載の画像形成装置。

【請求項33】 電子源が、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源であることを特徴とする請求項32記載の画像形成装置。

【請求項34】 電子源が、複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源であることを特徴とする請求項32記載の画像形成装置。

$$K_2 \times 2H (V_f / V_a)^{1/2} \geq D \geq K_3 \times 2H (V_f / V_a)^{1/2}$$

$$f / V_a)^{1/2}$$

〔但し、 $K_2 = 1.25 \pm 0.05$ 、 $K_3 = 0.35 \pm 0.05$ 、

Hは電子放出部と画像形成部材との距離、

V_f は電子放出部を有する導電性膜に印加される電圧、 V_a は画像形成部材に印加される電圧を示す]

【請求項35】 電子源が、絶縁層の側面が、

10 屈曲形状を有する電子源であることを特徴とする請求項31記載の画像形成装置。

【請求項36】 電子源が、電子放出部を有する導電性膜が、絶縁層の複数の、屈曲形状を有する側面に、複数配置されている電子源であることを特徴とする請求項35記載の画像形成装置。

【請求項37】 電子源が、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源であることを特徴とする請求項36記載の画像形成装置。

【請求項38】 電子源が、複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源であることを特徴とする請求項36記載の画像形成装置。

$$K_2 \times 2H (V_f / V_a)^{1/2} \geq D \geq K_3 \times 2H (V_f / V_a)^{1/2}$$

〔但し、 $K_2 = 1.25 \pm 0.05$ 、

$K_3 = 0.35 \pm 0.05$ 、

Hは電子放出部と画像形成部材との距離、

V_f は電子放出部を有する導電性膜に印加される電圧、 V_a は画像形成部材に印加される電圧を示す]

【請求項39】 電子源が、更に、絶縁層を通じて、両配線のうち該絶縁層の上部に配置された配線側へ、該両配線のうち該絶縁層の下部に配置された配線側から引き出された補助電極を有する電子源であることを特徴とする請求項31記載の画像形成装置。

【請求項40】 電子源が、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源であることを特徴とする請求項39記載の画像形成装置。

【請求項41】 電子源が、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源であることを特徴とする請求項40記載の画像形成装置。

【請求項42】 電子源が、複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源であることを特徴とする請求項40記載の画像形成装置。

$$K_2 \times 2H (V_f / V_a)^{1/2} \geq D \geq K_3 \times 2H (V_f / V_a)^{1/2}$$

5

$$f/Va)^{1/2}$$

[但し、 $K_2=1.25\pm0.05$ 、

$K_3=0.35\pm0.05$ 、

Hは電子放出部と画像形成部材との距離、

Vfは電子放出部を有する導電性膜に印加される電圧、
Vaは画像形成部材に印加される電圧を示す]

【請求項43】 電子源が、更に、

補助電極と、両配線のうち絶縁層の上部に配置された配線とに接続されて配置された、電子放出部を有する導電性膜を有する電子源であることを特徴とする請求項39記載の画像形成装置。

【請求項44】 電子源が、

電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源であることを特徴とする請求項43記載の画像形成装置。

【請求項45】 電子源が、

電子放出部を有する導電性膜の複数の、複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源であることを特徴とする請求項44記載の画像形成装置。

【請求項46】 電子源が、

複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源であることを特徴とする請求項44記載の画像形成装置。

$$K_2 \times 2H (Vf/Va)^{1/2} \geq D/2 \geq K_3 \times 2H (Vf/Va)^{1/2}$$

[但し、 $K_2=1.25\pm0.05$ 、

$K_3=0.35\pm0.05$ 、

Hは電子放出部と画像形成部材との距離、

Vfは電子放出部を有する導電性膜に印加される電圧、
Vaは画像形成部材に印加される電圧を示す]

【請求項47】 電子源が、

絶縁層が、

電子放出部を有する導電性膜が配置された該絶縁層の領域の厚さよりも、該絶縁層の他領域の厚さのほうが厚く形成されている電子源であることを特徴とする請求項31記載の画像形成装置。

【請求項48】 電子源が、

電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源であることを特徴とする請求項47記載の画像形成装置。

【請求項49】 電子源が、

電子放出部を有する導電性膜の複数の、複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源であることを特徴とする請求項48記載の画像形成装置。

【請求項50】 電子源が、

複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源であることを特徴とする請求項48記載の画像形成装置

6

$$K_2 \times 2H (Vf/Va)^{1/2} \geq D/2 \geq K_3 \times 2H (Vf/Va)^{1/2}$$

[但し、 $K_2=1.25\pm0.05$ 、

$K_3=0.35\pm0.05$ 、

Hは電子放出部と画像形成部材との距離、

Vfは電子放出部を有する導電性膜に印加される電圧、
Vaは画像形成部材に印加される電圧を示す]

【請求項51】 電子源が、

電子放出部を有する導電性膜が、微粒子にて構成されている電子源であることを特徴とする請求項29記載の画像形成装置。

【請求項52】 電子源が、

電子放出部を有する導電性膜が、Pdを主元素とする微粒子にて構成されている電子源であることを特徴とする請求項29記載の画像形成装置。

【請求項53】 入力信号が、

TV信号、画像入力装置からの信号、画像メモリーからの信号、コンピュータからの信号のうちの少なくとも一つであることを特徴とする請求項29記載の画像形成装置。

【請求項54】 電子源が、

電子放出部を有する導電性膜が、両配線の交差部に、該両配線に接続されて、複数配置されている電子源であることを特徴とする請求項29記載の画像形成装置。

【請求項55】 電子源が、

行方向配線と列方向配線とが、各々複数配置されており、

電子放出部を有する導電性膜の複数の、該両配線の複数の交差部の各々に、配置されている電子源であることを特徴とする請求項54記載の画像形成装置。

【請求項56】 電子源が、

電子放出部を有する導電性膜の複数の、複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源であることを特徴とする請求項54記載の画像形成装置。

【請求項57】 電子源が、

複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源であることを特徴とする請求項54記載の画像形成装置。

$$K_2 \times 2H (Vf/Va)^{1/2} \geq D/2 \geq K_3 \times 2H (Vf/Va)^{1/2}$$

[但し、 $K_2=1.25\pm0.05$ 、

$K_3=0.35\pm0.05$ 、

Hは電子放出部と画像形成部材との距離、

Vfは電子放出部を有する導電性膜に印加される電圧、
Vaは画像形成部材に印加される電圧を示す]

【請求項58】 電子源が、

電子放出部を有する導電性膜が、微粒子にて構成されている電子源であることを特徴とする

る請求項54記載の画像形成装置。

【請求項59】 電子源が、
電子放出部を有する導電性膜が、
Pdを主元素とする微粒子にて構成されている電子源であることを特徴とする請求項54記載の画像形成装置。

【請求項60】 入力信号が、
TV信号、画像入力装置からの信号、画像メモリからの信号、コンピュータからの信号のうちの少なくとも一つであることを特徴とする請求項54記載の画像形成装置。

【請求項61】 電子源が、更に、
両配線のうち絶縁層の上部に配置された配線側へ、該両配線のうち該絶縁層の下部に配置された配線側から引き出された補助電極を有する電子源であることを特徴とする請求項29記載の画像形成装置。

【請求項62】 電子源が、
行方向配線と列方向配線とが、各々複数配置されており、
電子放出部を有する導電性膜及び補助電極が、該両配線の複数の交差部に各々配置されている電子源であることを特徴とする請求項61記載の画像形成装置。

【請求項63】 電子源が、
電子放出部を有する導電性膜が、
微粒子にて構成されている電子源であることを特徴とする請求項61記載の画像形成装置。

【請求項64】 電子源が、
電子放出部を有する導電性膜が、
Pdを主元素とする微粒子にて構成されている電子源であることを特徴とする請求項63記載の画像形成装置。

【請求項65】 入力信号が、
TV信号、画像入力装置からの信号、画像メモリからの信号、コンピュータからの信号のうちの少なくとも一つであることを特徴とする請求項61記載の画像形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電子源及びこれを用いた表示装置等の画像形成装置に関し、特に、表面伝導型電子放出素子を多数個備えてなる電子源及びこれを用いた画像形成装置に関する。

【0002】

【従来の技術】従来、電子放出素子として熱電子源と冷陰極電子源の2種類が知られている。冷陰極電子源には電界放出型（以下、FE型と記す）、金属/絶縁層/金属型（以下、MIM型と記す）や表面伝導型電子放出素子等がある。FE型の例としてはW. P. Dyke & W. W. Dolan, "Field emission", *Advance in Electron Physics*, 8, 89 (1956) 或いはC. A. Spindt, "DUVSTAL Properties of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976) 等が知られている。また、MIM型の例としてはC. A. Mead, "The tunnel-emission amplifier", *J. Appl. Phys.*, 32, 646 (1961) 等、SCE型の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, (1965) 等が知られている。

10

【0003】表面伝導型電子放出素子は基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたもの、Au薄膜によるもの [G. Dittmer: "Thin Solid Films", 9, 317 (1972)], In₂O₃/SnO₂薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)], カーボン薄膜によるもの [荒木久 他: 真空, 第26巻, 第1号, 22頁 (1983)] 等が報告されている。

【0004】これらの表面伝導型電子放出素子の典型的な素子構成として前述のM. ハートウェルの素子構成を図31に示す。同図において311は絶縁性基板であり、313が電子放出部、314は該電子放出部313を含む金属酸化物薄膜であり、315及び316は前記薄膜314と同じ材料で作ることのできる素子電極である。図中のLは0.5~1mm、Wは0.1mmに限定されている。尚電子放出部313は、模式図である。

【0005】従来、このような表面伝導型電子放出素子は、絶縁性基板311上に電子放出部形成用の金属酸化物薄膜をスパッタによりH型形状に形成し、該薄膜に予めフォーミングと呼ばれる通電処理により電子放出部313を形成するのが一般的である。このフォーミングとは、上記電子放出部形成用薄膜の両端に電圧を印加通電し、電子放出部形成用薄膜を局部的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部313を形成する工程である。フォーミング処理を行なった表面伝導型電子放出素子の電子放出部313は薄膜の一部に亀裂が発生しており、薄膜314に電圧を印加して素子に電流を流すことにより、該亀裂より電子が放出される。

【0006】このような表面伝導型電子放出素子の実用化に当たっては、様々な問題があり、本出願人は後述する様々な改善を鋭意検討し、実用化上の問題点を解決している。

【0007】上述した従来の表面伝導型電子放出素子は、構造が単純で製造も容易であることから大面積にわたって多数の素子を配列形成することができ、そこで

of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976) 等が知られている。また、MIM型の例としてはC. A. Mead, "The tunnel-emission amplifier", *J. Appl. Phys.*, 32, 646 (1961) 等、SCE型の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, (1965) 等が知られている。

10

【0003】表面伝導型電子放出素子は基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたもの、Au薄膜によるもの [G. Dittmer: "Thin Solid Films", 9, 317 (1972)], In₂O₃/SnO₂薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)], カーボン薄膜によるもの [荒木久 他: 真空, 第26巻, 第1号, 22頁 (1983)] 等が報告されている。

【0004】これらの表面伝導型電子放出素子の典型的な素子構成として前述のM. ハートウェルの素子構成を図31に示す。同図において311は絶縁性基板であり、313が電子放出部、314は該電子放出部313を含む金属酸化物薄膜であり、315及び316は前記薄膜314と同じ材料で作ることのできる素子電極である。図中のLは0.5~1mm、Wは0.1mmに限定されている。尚電子放出部313は、模式図である。

【0005】従来、このような表面伝導型電子放出素子は、絶縁性基板311上に電子放出部形成用の金属酸化物薄膜をスパッタによりH型形状に形成し、該薄膜に予めフォーミングと呼ばれる通電処理により電子放出部313を形成するのが一般的である。このフォーミングとは、上記電子放出部形成用薄膜の両端に電圧を印加通電し、電子放出部形成用薄膜を局部的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部313を形成する工程である。フォーミング処理を行なった表面伝導型電子放出素子の電子放出部313は薄膜の一部に亀裂が発生しており、薄膜314に電圧を印加して素子に電流を流すことにより、該亀裂より電子が放出される。

【0006】このような表面伝導型電子放出素子の実用化に当たっては、様々な問題があり、本出願人は後述する様々な改善を鋭意検討し、実用化上の問題点を解決している。

【0007】上述した従来の表面伝導型電子放出素子は、構造が単純で製造も容易であることから大面積にわたって多数の素子を配列形成することができ、そこで

9
この利点を生かせる様、荷電ビーム源、表示装置等への応用が研究されている。多数の表面伝導型電子放出素子を配列形成した例としては、並列に該素子を配列し、個々の素子の両端を配線にてそれぞれ結線した行を多数行配列してなる電子源が挙げられる（例えば、本出願人が提案した特開昭64-31332号公報）。

【0008】また、特に表示装置等の画像形成装置においては、近年、液晶を用いた平板型表示装置がCRTに替わって普及してきたが、自発光型でないため、バックライト等を持たなければならない等の問題点があり、自発光型の表示装置の開発が望まれていた。表面伝導型電子放出素子を多数配置した電子源と、該電子源より放出された電子によって可視光を発生せしめる蛍光体とを組合せた表示装置である画像形成装置は、大画面の装置でも比較的容易に製造でき、且つ表示品位の優れた自発光型表示装置であり、例えば本出願人が先に提案したUSP5066883号明細書が挙げられる。

【0009】特開平1-283749号公報、特開平1-257552号公報、特開昭64-31332号公報等に記載された様な電子源を用いた画像形成装置において、複数形成された素子の選択は、該素子を並列に配置し結線した配線（行方向配線）、行方向配線と直交する方向（列方向）に該電子源と蛍光体間の空間に設置された制御電極（グリッド）と列方向配線への適当な駆動信号により行なわれる。図32にこの様な複数の表面伝導型電子放出素子を用いた電子源の一部の平面図を示す。図32において、基板上に設けた複数の電子放出素子320はそれぞれ2本の配線例えば321と322に並列接続されており、電子放出素子320を形成した基板の上方には電子通過孔323を有するグリッドGRが電子放出素子320の配線321、322と直交して配置してある。

【0010】しかしながら、当然のことながら、個々の表面伝導型電子放出素子とグリッドとの位置合わせや、グリッドと表面伝導型電子放出素子間の距離を正確に制御する必要がある、これらは製法上の問題であった。本出願人はこれらグリッドに伴う製法上の問題を解決するため、グリッドを表面伝導型電子放出素子上に積層した新規な構成を提案してきた（特開平3-20941号公報等）。

【0011】しかしながら、本出願人が提案してきた表面伝導型電子放出素子を複数設置した電子源及び該電子源と対向した位置に蛍光体を配置した表示装置等の画像形成装置において、電子を放出する素子を選択するためには前記列方向にグリッドが必須であり、また、該電子源と対向配置した蛍光体を選択的に制御された明るさで発光せしめるためにはグリッドが必須であり、簡易な構成で且つ容易に電子を放出する素子を選択し、その電子放出量を制御し、蛍光体の輝度を制御でき得る画像形

【0012】更に、従来の表面伝導型電子放出素子を複数個形成する場合には、通常の配線製造工程に素子電極及び電子放出部の形成工程が加わり、上記グリッドの形成工程を含めて製造工程全体が非常に煩雑になってしまう。

【0013】

【発明が解決しようとする課題】本発明は係る従来の問題点に鑑み、簡易な構成で且つ容易に、多数素子からなる電子源より任意の素子を選択し、放出電子量を制御する電子源、及び該電子源と対向した位置に蛍光体を配置してなる画像形成装置において、選択的に制御された明るさで発光せしめる表示品位の高い画像形成装置を提供することを目的とするものである。

【0014】更に本発明は製造工程の簡略化を意図した簡易な構成の電子源及び該電子源を用いた画像形成装置の提供を目的とするものである。

【0015】

【課題を解決するための手段】本発明の第1は、基板と、該基板上に、互いに交差して配置された、行方向配線及び列方向配線と、該両配線の交差部で、該両配線間に配置された、絶縁層と、該両配線の交差部に、該両配線に接続されて配置された、電子放出部を有する導電性膜、とを有することを特徴とする電子源である。

【0016】更に本発明は、上記本発明の電子源の実施態様として以下の電子源を提供するものである。

【0017】本発明第2、第3の電子源として、上記第1の電子源において、行方向配線と列方向配線とが、各々複数配置されており、電子放出部を有する導電性膜が、該両配線の複数の交差部の各々に、配置されている電子源、或いは電子放出部を有する導電性膜が、絶縁層の側面に配置されている電子源。

【0018】本発明第4の電子源として、上記第3の電子源において、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源、更には第5の電子源として、上記第4の電子源において、電子放出部を有する導電性膜の複数の、複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源。

【0019】本発明第6の電子源として、上記第3の電子源において、側面が屈曲形状を有する電子源、更には第7の電子源として、該第6の電子源において、電子放出部を有する導電性膜が、絶縁層の複数の、屈曲形状を有する側面に、複数配置されている電子源、また更には第8の電子源として、該第7の電子源において、電子放出部を有する導電性膜の複数の、複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源。

【0020】本発明第9の電子源として、上記第3の電子源において、更に、絶縁層を通じて、両配線のうち該絶縁層の上部に配置された配線側へ、該両配線のうち該

11

絶縁層の下部に配置された配線側から引き出された補助電極を有する電子源、更には第10の電子源として、該第9の電子源において、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源、また更には、第11の電子源として、該第10の電子源において、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源。

【0021】本発明第12の電子源として、上記第9の電子源において、更に、補助電極と、両配線のうち絶縁層の上部に配置された配線とに接続されて配置された、電子放出部を有する導電性膜を有する電子源、更には第13の電子源として、該第12の電子源において、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源、また更には、第14の電子源として、該第13の電子源において、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源。

【0022】本発明第15の電子源として、上記第3の電子源において、絶縁層が、電子放出部を有する導電性膜が配置された該絶縁層の領域の厚さよりも、該絶縁層の他領域の厚さのほうが厚く形成されている電子源、更には第16の電子源として、該第15の電子源において、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源、また更には第17の電子源として、該第16の電子源において、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源。

【0023】本発明第18の電子源として、前記第1の電子源において、電子放出部を有する導電性膜が、微粒子にて構成されている電子源、更に第19の電子源として、該第18の電子源において、電子放出部を有する導電性膜が、Pdを主元素とする微粒子にて構成されている電子源。

【0024】本発明第20の電子源として、前記第1の電子源において、電子放出部を有する導電性膜が、両配線の交差部に、該両配線に接続されて、複数配置されている電子源、更には第21の電子源として、該第20の電子源において、行方向配線と列方向配線とが、各々複数配置されており、電子放出部を有する導電性膜の複数の電子源、及び、第22の電子源として、該第20の電子源において、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源、第23の電子源として、上記第20の電子源において、電子放出部を有する導電性膜が、微粒子にて構成されている電子源、更には第24の電子源として、該第23の電子源において、電子放出部を有する導電性膜が、Pdを主元素とする微粒子

12

子にて構成されている電子源。

【0025】本発明第25の電子源として、前記第1の電子源において、更に、両配線のうち絶縁層の上部に配置された配線側へ、該両配線のうち該絶縁層の下部に配置された配線側から引き出された補助電極を有する電子源、更には第26の電子源として、該第25の電子源において、行方向配線と列方向配線とが、各々複数配置されており、電子放出部を有する導電性膜及び補助電極が、該両配線の複数の交差部に各々配置されている電子源、及び第27の電子源として、上記第25の電子源において、電子放出部を有する導電性膜が、微粒子にて構成されている電子源、更には第28の電子源として、該第27の電子源において、電子放出部を有する導電性膜が、Pdを主元素とする微粒子にて構成されている電子源。

【0026】また本発明は、画像形成装置を提供するものであり、本発明第29として、電子源と、入力信号に応じて、該電子源から放出された電子線の照射により画像を形成する画像形成部材とを有する画像形成装置において、該電子源が、基板と、該基板上に、互いに交差して配置された、行方向配線及び列方向配線と、該両配線の交差部で、該両配線間に配置された、絶縁層と、該両配線の交差部に、該両配線に接続されて配置された、電子放出部を有する導電性膜、とを有する電子源である画像形成装置である。

【0027】更に本発明は、上記本発明の画像形成装置の実施態様として以下の画像形成装置を提供するものである。

【0028】本発明第30の画像形成装置として、上記第29の画像形成装置において、電子源が、行方向配線と列方向配線とが、各々複数配置されており、電子放出部を有する導電性膜が、該両配線の複数の交差部の各々に、配置されている電子源である画像形成装置、及び第31の画像形成装置として、上記第29の画像形成装置において、電子源が、電子放出部を有する導電性膜が、絶縁層の側面に配置されている電子源である画像形成装置、更には該第32の画像形成装置として、該第31の画像形成装置において、電子源が、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源である画像形成装置、また更には第33の画像形成装置として、該第32の画像形成装置において、電子源が、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源である画像形成装置、及び第34の画像形成装置として、上記第32の画像形成装置において、電子源が、複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源である画像形成装置。

【0029】 $K_2 \times 2H(Vf/Va)^{1/2} \geq D/2 \geq K_1 \times 2H(Vf/Va)^{1/2}$

15

号、画像メモリからの信号、コンピュータからの信号のうちの少なくとも一つである画像形成装置、第54の画像形成装置として、前記第29の画像形成装置において、電子源が、電子放出部を有する導電性膜に印加される電圧、 V_f は電子放出部を有する導電性膜に印加される電圧を示す]

【0030】本発明第15の画像形成装置として、上記第31の画像形成装置において、電子源が、絶縁層の側面が、屈曲形状を有する電子源である画像形成装置、更には第36の画像形成装置として、該第35の画像形成装置において、電子源が、電子放出部を有する導電性膜が、絶縁層の複数の、屈曲形状を有する側面に、複数配置されている電子源である画像形成装置、また更には第37の画像形成装置として、該第36の画像形成装置において、電子源が、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源である画像形成装置、また更には第38の画像形成装置として、上記第36の画像形成装置において、電子源が、複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源である画像形成装置。

$$【0031】 K_2 \times 2H (V_f/V_a)^{1/2} \geq D/2 \geq K_3 \times 2H (V_f/V_a)^{1/2}$$

【但し、 $K_2=1.25 \pm 0.05$ 、 $K_3=0.35 \pm 0.05$ 、Hは電子放出部と画像形成部材との距離、 V_f は電子放出部を有する導電性膜に印加される電圧、 V_a は画像形成部材に印加される電圧を示す]

【0032】本発明第39の画像形成装置として、上記第31の画像形成装置において、電子源が、更に、絶縁層を通じて、両配線のうち該絶縁層の上部に配置された配線側へ、該両配線のうち該絶縁層の下部に配置された配線側から引き出された補助電極を有する電子源である画像形成装置、更には第40の画像形成装置として、電子源が、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源である画像形成装置、また更には第41の画像形成装置として、該第40の画像形成装置において、電子源が、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源である画像形成装置、及び第42の画像形成装置として、上記第40の画像形成装置において、電子源が、複数の電子放出部が、互いに以下の関係式を満たす間隔D

(8)

16

Pdを主元素とする微粒子にて構成されている電子源である画像形成装置。

【0042】本発明の第65の画像形成装置として、前

14

に接続されて配置された、電子を有する電子源である画像形成装置として、該第43の電子源が、電子放出部を有する複数の側面に複数配置されている置、更には第45の画像形成装置において、電子源が、導電性膜の複数の、複数の電子線の電子線が互いに重なる様に配置する画像形成装置、また更に第46の、上記第44の画像形成装置において、複数の電子放出部が、互いに以下の関係式にて配置されている電子源である画像形成装置

$$【0035】 K_2 \times 2H (V_f/V_a)^{1/2} \geq L_3 \times 2H (V_f/V_a)^{1/2}$$

【但し、 $K_2=1.25 \pm 0.05$ 、 $K_3=0.35 \pm 0.05$ 、Hは電子放出部と画像形成部材との距離、 V_f は電子放出部を有する導電性膜に印加される電圧、 V_a は画像形成部材に印加される電圧を示す]

【0036】本発明第47の画像形成装置として、前記第31の画像形成装置において、電子源が、絶縁層が、電子放出部を有する導電性膜が配置された該絶縁層の領域の厚さよりも、該絶縁層の他領域の厚さのほうが厚く形成されている電子源である画像形成装置、更には第48の画像形成装置として、該第47の画像形成装置において、電子源が、電子放出部を有する導電性膜が、絶縁層の複数の側面に複数配置されている電子源である画像形成装置、また更に第49の画像形成装置として、該第48の画像形成装置において、電子源が、電子放出部を有する導電性膜の複数の電子放出部から放出される複数の電子線が互いに重なる様に配置されている電子源である画像形成装置、及び第50の画像形成装置として、上記第48の画像形成装置において、電子源が、複数の電子放出部が、互いに以下の関係式を満たす間隔Dにて配置されている電子源である画像形成装置。

$$【0037】 K_2 \times 2H (V_f/V_a)^{1/2} \geq D/2 \geq K_3 \times 2H (V_f/V_a)^{1/2}$$

【但し、 $K_2=1.25 \pm 0.05$ 、 $K_3=0.35 \pm 0.05$ 、Hは電子放出部と画像形成部材との距離、 V_f は電子放出部を有する導電性膜に印加される電圧、 V_a は画像形成部材に印加される電圧を示す]

平面上に対向配置し、その間に電子放出部を含む薄膜3 14が平面上に形成されていることから平面型と呼ばれる。これに対し、本発明に係る表面伝導型電子放出素子においては、段差形成部7により素子電極5、6が上下方向に別れて配置し、素子電極5、6とは直交して段差形成部7側面に電子放出部を含む薄膜4が位置していることが特徴を有する。以下に該段差形成部7及び電子放出部を含む薄膜4について詳述する。

【0049】段差形成部7は、真空蒸着法、印刷法、スパッタ法等で形成された SiO_2 等の絶縁性材料で構成され、段差形成部7の厚さは数百 μm ～数十 μm で前記平面型表面伝導型電子放出素子の素子電極間隔 W_1 に対応し、段差形成部7の製法及び素子電極間に印加される電圧と電子放出しうる電界強度により設定されるが、好ましくは1000 μm ～10 μm である。素子電極長さ W_1 、素子電極5、6の膜厚 d は、電極の抵抗値、前述したX-Y配線との接続線、多数配置された電子源の配置上の問題より適宜設計され、通常は素子電極長さ W_1 は好ましくは数 μm ～数百 μm 、素子電極5、6の膜厚 d は好ましくは数百 \AA ～数 μm である。

【0050】電子放出部を含む薄膜4は、素子電極5、6と段差形成部7の製後に真空蒸着法、スパッタ法、化学的蒸着法、熱蒸着法、ディッピング法、スピナー法等によって形成される。該薄膜4は素子電極5、6の上に積層される。また、薄膜4の膜厚は数 \AA ～数千 \AA 、好ましくは10 \AA ～200 \AA であり、素子電極5、6へリステップカノレージ、電子放出部3と素子電極5、6間の抵抗値及び後述するフォーミング処理条件等によって、適宜設定されるが、該膜厚はその製法に依存する。段差形成部7側面での膜厚と素子電極5、6の上に積層された部分の膜厚では異なる場合が多く、一般に段差形成部7における膜厚が薄い。その結果、前述したP型表面伝導型電子放出素子と比べて容易に通電処理して電子放出部3が形成される場合が多い。

【0051】電子放出部を含む薄膜4の抵抗値は、 $10^{-3} \sim 10^2 \Omega/\square$ のシート抵抗値を示す。電子放出部を含む薄膜4の構成材料としては、Pd, Ru, Ag, Au, Pt, In, Cu, Cr, Fe, Zn, Sn, Ta, V, Pb等の金属、PdO, SnO_2 , In_2O_3 , PbO , Sb_2O_3 等の酸化物、 HfB_2 , ZrB_2 , LaB_6 , CeB_6 , YB, Gd_2B_4 等の硼化物、TiC, ZrC, HfC, TaC, SiC, WC等の炭化物、TiN, ZrN, HfN等の窒化物、Si, Ge等の半導体、カーボン、AgMg, NiCu, Pb, Sn等であり、好ましくは微粒子膜からなる。尚、ここで述べる微粒子とは、複数の微粒子が集合した膜であり、その微粒子として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、或いは重なり合った状態（島状を含む）の膜とす。

【0052】電子放出部3は、数 \AA ～数千 \AA 、長さ $1 \sim 50$

は10 \AA ～200 \AA の粒径の導電性微粒子多数個からなり、電子放出部を含む薄膜4の膜厚及び後述するフォーミング処理条件等の製法に依存して適宜選択される。電子放出部3を構成する材料は、電子放出部を含む薄膜4を構成する材料の元素の一部或いは全てと同じである。

【0053】上記したフォーミング処理条件について説明する。図2にフォーミング処理の電圧波形を示す。図2中、 T_1 及び T_2 は電圧波形のパルス幅とパルス間隔であり、 T_1 を1 μs ～10ms、 T_2 を10 μs ～100msとし、三角波の波高値（フォーミング時のピーク電圧）を適宜選択し、フォーミング処理は真空雰囲気下で数十秒から数十分程度で適宜設定する。また、フォーミング処理において素子電極間に印加する波形は三角波に限らず、矩形波など所望の波形を用いることができる。また、その波高値及びパルス幅、パルス間隔等についても特に制限はなく、電子放出部が良好に形成されれば所望の値を選択することができる。

【0054】次に本発明に係る電子放出素子の基本特性について図3、図4を用いて説明する。図3は図1に示した電子放出素子の電子放出特性を測定するための測定評価装置の概略図である。尚電子放出素子は、図1と同様模式図である。本図において1～7は図1と同じであり、31は素子電極5・6間の電子放出部を含む薄膜4を流れる素子電流 I_f を測定するための電流計、32は素子に素子電圧 V_f を印加するための電源、33は素子の電子放出部3より放出される放出電流 I_e を測定するための電流計、34はアノード電極に電圧を印加するための高圧電源、35はアノード電極である。上記素子電流 I_f 、放出電流 I_e の測定にあたっては、素子電極5、6に電源32と電流計31とを接続し、電子が放出する方向にアノード電極35を配置している。また、測定する電子放出素子及びアノード電極35は真空装置内に設置され、所望の真空下で素子の測定評価を行なえる様になっている。尚、アノード電極35の電圧は1kV～10kV、アノード電極35と電子放出素子との距離 H は2mm～8mmの範囲で測定する。

【0055】図4に上述の測定評価装置により測定された放出電流 I_e 及び素子電流 I_f と素子電圧 V_f の関係の典型的な例を示す。尚、素子電流 I_f は放出電流 I_e に比べて著しく大きいので、図4においてはそれぞれ任意単位で示した。図4からも明らかな様に、本発明に係る電子放出素子は放出電流 I_e に対する3つの特性を有する。

【0056】先ず第1に、本素子はある電圧（しきい値電圧と呼ぶ、図4中の V_{th} ）以上の素子電圧を印加すると急激に放出電流 I_e が増加し、一方しきい値電圧 V_{th} 以下では放出電流 I_e がほとんど検出されない。即ち、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。第2に、放出電流 I_e が素子電圧 V_f に依存するため、放出電流 I_e は素子電圧 V_f の制御でき

る。第3に、アノード電極35に捕捉される放出電荷は、素子電圧 V_f を加する時間により制御できる。以上の様な特性を有するため、本発明に係る表面伝導型電子放出素子は多方面への応用が期待できるのである。

【0057】また、素子電流 I_f は素子電圧 V_f に対して単調増加特性を示す場合(図4の実線にて示された曲線)と、電圧制御型負性抵抗特性(VCNR特性と呼ぶ)を示す場合(図4の破線にて示された曲線)とがある。いずれの場合も、本発明に係る電子放出素子は上述した3つの特性上の特徴を示すが、より好ましくは単調増加特性を示す態様が採用される。

【0058】次に、本発明の電子源について説明する。本発明の電子源とは、上述した表面伝導型電子放出素子を複数個備えた基体である。上述した通り、本発明に係る電子放出素子の基本的特性によれば、放出電圧はしきい値電圧以上では電子電極間に印加するパルス状電圧の波高値と幅に制御される。一方、しきい値電圧以下では電子は放出されない。この特性を利用し、複数の電子放出素子を配置した場合においても、個々の素子に上記パルス状電圧を適宜印加すれば、任意の電子放出素子を選択し、その電子放出量を制御することができる。本発明の電子源はこの原理に基づき構成されたものである。

【0059】以下の原理に基づき構成した電子源基板の構成について、図5を例に用いて説明する。図5において、51は絶縁性基板、56はX方向配線、55はY方向配線、54は電子放出部を含む薄膜である。

【0060】同図5(a)、(b)において、絶縁性基板51は、前述したガラス基板等であり、その大きさ及びその厚みは、絶縁性基板51に設置される表面伝導型素子の個数及び個々の素子の設計上の形状、及び電子源の使用時の容器の一部を構成する場合には、その容器を真空中に保持するための条件等に依存して適宜設定される。Y方向配線55は、絶縁性基板51上に、真空蒸着法、印刷法、スパッタ法等で形成し、所望のパターンとした導電性金属等からなり、多数の表面伝導型素子にほぼ均等な電圧が供給される様に、材料、膜厚、配線巾が設定される。X方向配線56は、Y方向配線55と同様に、真空蒸着法、印刷法、スパッタ法等で形成し、所望のパターンとした導電性金属等からなり、多数の表面伝導型素子にほぼ均等な電圧が供給される様に、材料、膜厚、配線巾等が設定される。これらX方向配線56とY方向配線55間には、層間絶縁層57が設置され、電気的に分離されて、マトリックス配線を構成する。

【0061】層間絶縁層57は、真空蒸着法、印刷法、スパッタ法等で形成された SiO_2 等であり、Y方向配線55を形成した絶縁性基板51の一部に所望の形状で形成され、特に、X方向配線56とY方向配線55の交差部の電位差に耐える様に、膜厚、材料、製法が、適宜設定される。X方向配線56とY方向配線55は、それぞれ外部端子として引き出されている。

【0062】尚、本発明においては、該層間絶縁層57は、上述の図1にて示した表面伝導型電子放出素子の段差形成部7の機能をも兼ね備える。

【0063】ここで、X方向配線56とY方向配線55の導電性金属は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよく、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属或は合金及びPd、Ag、Au、 RuO_2 、Pd-Ag等の金属或は金属酸化物とガラス等から構成される印刷導体、 In_2O_3 - SnO_2 等の透明導体及びポリシリコン等の半導体導体材料等より適宜選択される。

【0064】本発明の電子源においては、上記した表面伝導型電子放出素子を用いるが、絶縁層を介して交差する行方向配線及び列方向配線をそのまま素子電極として用いる。電子放出部は上記各配線を素子電極として用いることができる範囲内で、両配線の交差部のいずれに形成しても構わない。具体的には、少なくとも交差部或いは交差部周辺において下側の配線が露出するように絶縁層を部分除去し、交差部の絶縁層側面に電子放出部を含む薄膜を形成する。即ち、絶縁層が、図1の段差形成部4の役割を兼ね備える。電子放出部を形成する絶縁層端面の形状は特に限定されず、図1に示した素子の如く、直線状の配線に対し垂直であっても、また、階段状や曲線状、或いは任意の角度を有する直線状でも構わない。特に交差部周縁に電子放出部を形成する場合には、絶縁層の端面の配線方向に凹凸を付けたり曲線状にする等、屈曲させることにより、電子放出部の長さを、交差部の直線距離よりも長くすることにより、放出電子量を増やしたり、電子ビームを制御して電子源特性を高めることができる。

【0065】また、本発明の画像形成装置において、交差部両側の電子放出素子から放出される複数の電子ビームを画像形成部材で重ねる場合には、交差部両側の電子放出素子が配線に対して対称配置されていることが好ましい。

【0066】本発明においては、素子電極はマトリックス配線をそのまま用いるため、素子電極に必要な条件が配線に要求される。従って、前述した表面伝導型電子放出素子の材料及び形成方法に、配線機能を加えた上で、各形成工程、材料、膜厚、配線幅を選択すれば良いが、配線幅に関しては、後述する内容を満たす条件で限定される場合もある。

【0067】本発明においては、電子放出素子から放出された電子ビームの画像形成部材上における照射部の輝度分布に応じて、複数の電子放出素子の照射部を重ねて照射部の形状や輝度等を制御することができる。実際の画像形成装置においては、鮮明な画像を得るためには、画像形成部材に照射される放出電子量がより多いことが望まれる。本発明においては、例えば前記交差部両側に

21

を画像形成部材上で重ねることにより、それら複数の放出電子量の合計が上記希望の放出電子量に達すれば鮮明な画像が得られる。即ち本発明では、1個の表面伝導型電子放出素子から得られる放出電子量が少なくても、画像形成部材上でのツールでの電子放出量を多く取れるため、電子放出素子の設計が容易になるという利点がある。また、同時に画像形成部材上での電子ビームのスポット形状も重なり程を変えて制御することが可能となるので、希望のスポット形状を得ることができる。

【0068】図5に本発明の電子源の一実施態様を模式的に示す。本実施態様は交差部周縁に電子放出部を形成した例であり、図5(a)はその平面図、(b)は図5(a)中のA-A'断面図である。図中51は絶縁性基板、54は電子放出部を含む薄膜、55はY方向配線、56はX方向配線、57は絶縁層である。尚、本図においては便宜上薄膜54は絶縁層57側面にのみ形成しているが、X方向配線56又はY方向配線55とのコンタクトを良好にするために、薄膜54端部を該配線上面に適宜延長しても構わない。

【0069】図5(b)を用いて前述の、複数の照射部を重ねる場合について説明する。図5(b)中の破線は電子放出部53a及び53bから放出された電子ビームの軌跡を模式的に表したものである。本実施態様の場合、画像形成部材59上に有効に電子放出されるためにX方向配線56がY方向配線55より高電位となるように駆動電圧が印加される。このとき、交差部両側の電子放出部から電子が放出され、画像形成部材59に印加されている加速電圧(V_a)により放出電子が加速され、電子ビームは画像形成部材59方向へ進む。これと同時に配線に印加された駆動電圧により形成される電場の影響も受けるため、高電位電極側にも偏向される。即ち、図5(b)では、例えば電子放出部53aから放出された電子は画像形成部材59の加速電圧により図中Z方向に加速されるが、同時に配線の駆動電圧によってもY方向に加速されるため破線のような軌道をたどり画像形成部材59上に電子ビームが照射される。同様に、53bから放出された電子はZ方向及び-Y方向に加速され破線のような軌道をたどり画像形成部材59上に電子ビームが照射される。この時、前述の2箇所から放出された電子ビームが画像形成部材59上で重なるように電子源を含む画像形成装置を設計する。具体的には、交差部両側の電子放出部間距離(D)(本実施態様では配線幅に相当)、駆動電圧(V_f)、画像形成部材の加速電圧(V_a)及び画像形成部材と電子源間の距離(H)等を以下に詳述するように適宜選択する。

【0070】図33t、図5(a)、(b)に示したような装置において、本発明者が観察した画像形成部材59上に形成された蛍光体(不図示)の輝点52の拡大

22

【0071】図33に示されるように、蛍光体の輝点全体は配線間での電圧印加方向(図中Y方向)及び、それと垂直な方向(X方向)に、ある広がりを持っていることが確認された(但し、図33には、図5(b)の電子放出部53aからのみの放出電子による輝点を示した)。尚、331は図5(b)の破線Zと蛍光体との交点である。

【0072】このような輝点が形成される理由、即ち、電子ビームがある広がりを持って画像形成部材に到達する理由については、表面伝導型電子放出素子の電子放出機構について完全に解明されてはいないため明確ではないが、本発明者らは、幾多の実験から初速度を持った電子があらゆる方向へ散乱されるように放出されているためと考えている。

【0073】また、本発明者らは、あらゆる方向へ放出される電子のうち、電子放出部53aから見て、両配線のうちの高電位側配線の方向(図中Yプラス方向)に放出された電子が輝点の先端部52aに到達し、低電位側配線の方向(図中Yマイナス方向)に放出された電子が輝点の尾部52bに到達するというように、基板面に対し角度分布を有する電子が放出されることによりY方向についてある広がりを持った輝点が得られると考えている。但し、輝点の尾部52bの輝度は他の部分に比べ一層低かったため、低電位側配線の方向(Yマイナス方向)に放出される電子の量は非常に少ないと推察される。

【0074】更に、本発明者らの実験によると、図33において、輝点52は電子放出部53aの鉛直上方(図5(b)中の破線Z)からYプラス方向へずれていることがわかった。

【0075】この理由は、表面伝導型電子放出素子上の空間の電位分布が、電子放出部53aの近傍において等電位面が画像形成部材59面と平行になっていないため、放出された電子は加速電圧V_aにより加速され図中Z方向に飛翔するだけでなく、高電位側配線56方向(Yプラス方向)にも加速されるためと本発明者らは考えている。

【0076】即ち、電子放出させるために必要な印加電圧V_fにより、電子は放出された直後、偏向作用を受けることが避けられないためと考えられる。

【0077】そこで本発明者らは、輝点52の形状や大きさ、電子放出部53aの鉛直上方からY方向への位置ずれの値などを詳細に検討し、輝点先端部までのずれ量(図33中のΔY₁)と輝点尾部までのずれ量(図33中のΔY₂)をV_a、V_f、Hをパラメータとして表わすことを試みた。

【0078】荷電粒子の運動方程式から電子源の上方(Z方向)距離HにV_a(V)の電圧が印加されたターゲットがあり、電子源〜ターゲット間には一様な電場が存在する時、Y方向には初速度V(eV)、Z方向には

23

初速度0で射出した電子は、ターゲットに到達するまでに、Y方向に

【0079】

【数1】

$$\Delta Y = 2H \sqrt{\frac{V}{V_a}} \quad \dots (1)$$

だけ、変位する。

【0080】本発明者らの行った実験では、配線間に印加する電圧の影響で、電子放出部近傍（本発明においては、厳密には、高電位傾斜線の近傍を意味する）において電場が湾曲しており、Y方向へも電子が加速されるが、通常電子放出素子に印加する電圧に対し、画像形成部材に印加される電圧が十分大きいので、電子は電子放出部の近傍のみでY方向に加速され、その後はY方向速度はほとんど一定と考えられるので、電子放出部近傍でY方向に加速された後の速度を式(1)のVに代入すれば、Y方向への電子ビームのずれが求められると考えられる。

【0081】今、電子が電子放出部近傍でY方向に加速されたあと得たY方向の速度成分をC(eV)とすると、Cは素子に印加する電圧Vfの値によって変位する定数と考えられる。そこでCをVfの関数としてC(Vf)（単位はeV）として表し(1)式に代入すれば、ずれ量Δ0は下記(2)式で表せる。

【0082】

【数2】

$$\Delta Y_0 = 2H \sqrt{C(Vf) / V_a} \quad \dots (2)$$

【0083】但し、(2)式は電子放出部からY方向の初速度0で放出された電子が、電子放出部近傍で素子電極間に印加される電圧Vfの影響でY方向速度C(eV)となった場合のずれ量を表している。

【0084】実際には、前述のように、表面伝導型電子放出素子から放出される電子はあらゆる方向に初速度をもって放出されると考えられるため、その初速度の大きさをv0(eV)とすると、(1)式から、Y方向へ最も大きくずれる電子ビームのずれ量は

【0085】

【数3】

$$\Delta Y_1 = 2H \sqrt{(C+v0) / V_a} \quad \dots (3)$$

Y方向へのずれ量が最も小さい電子ビームのずれ量は

【0086】

【数4】

$$\Delta Y_2 = 2H \sqrt{(C-v0) / V_a} \quad \dots (4)$$

となると考えられる。

【0087】ここで、v0も電子放出部に印加される電圧Vfの値が変化すると定数と考え

24

られるから、結局Cもv0もVfの関数であると言えるから、定数K2、K3を用いて

【0088】

【数5】

$$\begin{aligned} \sqrt{(C+v0)(Vf)} &= K2 \sqrt{Vf} \\ \sqrt{(C-v0)(Vf)} &= K3 \sqrt{Vf} \end{aligned}$$

と書き換えられる。

【0089】これを用いて(3)(4)を変形すると

【0090】

【数6】

$$\Delta Y_1 = K2 \times 2H \sqrt{(Vf / V_a)} \quad \dots (5)$$

$$\Delta Y_2 = K3 \times 2H \sqrt{(Vf / V_a)} \quad \dots (6)$$

【0091】ここで、H、Vf、Vaは測定可能な量であり、ΔY1、ΔY2も測定可能な量である。

【0092】本発明者らは、図33において、H、Vf、Vaを変えてΔY1、ΔY2を測定する実験を種々行うことにより、K2、K3の値としてそれぞれ下記の値を得た。

【0093】K2=1.25±0.05

K3=0.35±0.05

【0094】これは加速電界の速度(Va/H)が1kV/mm以上の時、特に良く成り立つ。

【0095】以上の知見をもとにすれば、画像形成部材面での電子ビームスポットの電子放出素子への電圧印加方向(Y方向)の大きさ(S1とする)は、S1=ΔY1-ΔY2として簡単に求められる。

【0096】K1=K2-K3と置けば(5)、(6)式から

【0097】

【数7】

$$S1 = K1 \times 2H \sqrt{(Vf / V_a)} \quad \dots (7)$$

但し、0.8≤K1≤1.0

となる。

【0098】さらに、本発明者らは、以上得られた関係式をもとに、複数の電子放出部から放出される電子ビームの画像形成部材面上での関係を考察した。

【0099】図5(a)、(b)に示した構成では、放出された電子は、電子放出部近傍の電場の湾曲や、電極のエッジの影響等で、図33に示したように、Y軸に非対称な形状で画像形成部材面に達する。

【0100】スポット形状の歪みとか、非対称性は画像の解像度の低下を引き起こし、特に文字などを表示する場合、文字の判別性が低下し、また動画の場合でも画像のきれが悪く、鮮明な画像が得られない。

【0101】この場合、輝点の形状はY軸に非対称だ

25

が、先端部から尾音までが、電子放出部の鉛直上方(図5(b)の破線Z)からどれだけずれるかは、式(5)、(6)から明らかであるから、本発明者らは、複数の電子放出部が、電圧印加方向において、下記(13)式で表される間隔Dをもって、配置されれば、該複*

$$K2 \times 2H \sqrt{(Vf/Va)} \geq D/2 \geq K3 \times 2H \sqrt{(Vf/Va)}$$

... (13)

但しK2、K3は定数で $K2 = 1.25 \pm 0.05$

$K3 = 0.35 \pm 0.05$

【0103】更に本発明の電子源の別の好ましい態様においては、先の態様(図5)と同様に上記した表面伝導型電子放出素子を用い、絶縁層を介して交差する行方向配線及び列方向配線をそのまま素子電極として用い、該絶縁層側面に、電子放出部を含む薄膜を形成して構成されるが、更に、上記交差部内において絶縁層上の配線の一部除去した形状に配線を形成し、該除去部分に下側の配線まで届くホールを形成し、下側の配線を引き出して補助電極を形成する。また、この構成とは逆に、交差部内に形成したホールに電子放出部を形成し、下側の配線を絶縁層側面に沿って引き出した補助電極を構成しても良い。本態様では、この補助電極を設けたことにより、電子放出部から放出される電子の軌道を制御することができる。

【0104】本態様においても、素子電極はマトリクス配線をそのまま用いるため、素子電極に必要な条件が配線に要求される。従って、前述した表面伝導型電子放出素子の材料及び形成方法に、配線機能を加えた上で、各形成工程、材料、膜厚、配線幅を選択すれば良い。

【0105】図6に本発明の電子源の上記補助電極を設けた実施態様を示す。本実施態様は配線交差部の中央部に下側の配線にまで通ずるホールを穿ち、下側の配線を引き出して補助電極を形成したものである。図中(a)はその平面図、(b)は図6(a)中のA-A'断面図である。図中61は絶縁性基板、62は補助電極、64は電子放出部を含む薄膜、65はY方向配線、66はX方向配線、67は絶縁層である。尚、本図においては便宜上薄膜64は絶縁層側面にのみ設けたが、X方向配線66及びY方向配線65とのコンタクトを良好にするために、薄膜64端部に上記配線上面に適宜延長しても良い。

【0106】更に、本発明の電子源の別の好ましい態様においては、上記交差部の絶縁層の厚みよりも、電子放出部における行方向配線と列方向配線との距離が小さいことをも特徴とする態様である。配線の交差部においては介在する絶縁層に電圧降下が発生し、高速駆動を図る上で問題である。本態様においては、上記絶縁層の厚みをできるだけ厚くすることによって上記課題を解決したものである。即ち、電子放出部における電極間距離を小さくする。

26

*数の電子放出部から放出された電子ビームが、画像形成部材面上で一つに重なることにより、対称性の良い輝点形状が得られる事を見いだした。

【0102】

【数8】

※配線形状を変えたり、或いは基板に凹部を形成して下側の電極を屈曲させることにより、絶縁層の厚みを増やして容量を減らし、駆動特性を高めたものである。

【0107】また本態様の技術思想によれば、同じ膜厚の絶縁層において、上記交差部における配線電極間の、より狭い電子放出素子を形成し、電子放出特性の異なる電子源を構成することができる。

【0108】図7に本発明の電子源の上記絶縁層の容量を減らした実施態様を模式的に示す。本実施態様は基板にX方向配線に沿って溝を形成し、該溝に直交する様にY方向配線を屈曲させて形成することにより、溝の深さ分だけ絶縁層の厚みを増加させたものである。図中

(a)はその平面図、(b)は図7(a)中のA-A'断面図である。図中71は絶縁性基板、74は電子放出部を含む薄膜、75はY方向配線、76はX方向配線、77は絶縁層である。尚、本図においては便宜上薄膜74は絶縁層側面にのみ設けたが、X方向配線76及びY方向配線75とのコンタクトを良好にするために、薄膜74端部を上記配線上面に適宜延長しても構わない。

【0109】また、図8は本発明の画像形成装置の表示パネルの基本構成であり、図9は蛍光膜である。図中、81は図5に示した様な本発明の電子源基板、82は電子源基板81を固定したリアプレート、83は支持枠、78は電子源基板81に形成された電子放出部を含む薄膜、79はY方向配線、80はX方向配線、87はガラス基板84の内面に蛍光膜85及びメタルバック86を形成したフェースプレートであり、リアプレート82及びフェースプレート88をフリットガラス等で封着して外囲器83が構成されている。外囲器88は上述の如くフェースプレート87、支持枠83、リアプレート82で構成されているが、リアプレート82は主に電子源基板81の強度を補強する目的で設けられるため、電子源基板81が十分な強度を持つ場合には別体のリアプレート82は不要であり、電子源基板81に直接支持枠83を封着し、フェースプレート87、支持枠83、電子源基板81にて外囲器88を構成しても良い。尚、フェースプレート87、リアプレート82間に不図示のスペーサーを設けることによって、支持機能を強化することもできる。

27

【0110】図9にE8に示した蛍光膜85を示す。蛍光膜85はモノクロームの場合は蛍光体のみからなるが、カラーの場合には、蛍光体の配列によりブラックストライプ或いはブラックマトリクスなどと呼ばれる黒色導電材89と蛍光体90とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合必要となる三原色蛍光体の、各蛍光体90間の塗り分け部を黒くすることで混色等を目立たなくすること、及び蛍光膜85における外光反射によるコントラストの低下を抑制することである。黒色導電材89の材料としては、通常長く用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の通過及び反射が少ない材料であればこれに限るものではない。またガラス基板84に蛍光体を塗布する方法はモノクローム、カラーによらず、沈降法や印刷法が用いられる。

【0111】また、蛍光膜85の内面側には通常メタルバック86が設けられる。メタルバック86の目的は、蛍光体の発光のうち前面側への光をフェースプレート87側へ鏡面反射することにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体の保護等である。メタルバック86は、蛍光膜85作製後、蛍光膜85の内面側表面の平滑化処理（通常、フィルミングと呼ばれる）を行ない、その後A1を真空蒸着等で堆積することにより形成される。フェースプレート37には蛍光膜85の導電性を高めるため、蛍光膜85の外周側に更に透明電極を設けても良い（不図示）。

【0112】前述の封着を行なう際、カラーの場合には各色蛍光体と電子放出素子とを対応させるため、十分な位置合わせを行なう必要がある。

【0113】外囲器83は、不図示の排気管を通じ、 10^{-6} 程度に真空にされて封止される。また、外囲器88の外側へ引き出された端子 $D_{x1} \sim D_{xn}$ 及び $D_{y1} \sim D_{yn}$ を通じてX方向配線80及びY方向配線79に電圧を印加し、前述のフォーミング処理を行ない、電子放出部を形成する。また、外囲器88の封止後の真空度を維持するために、ゲッター処理を行なう場合も有る。これは、外囲器88の封止を行ない直前或いは封止後に、抵抗加熱或いは高周波加熱等の加熱により、外囲器88内の所定の位置（不図示）に設置されたゲッターを加熱し、蒸着膜を形成する処理法がある。ゲッターは通常Ba等が主成分であり、上記蒸着膜の吸着作用により、例えば $1 \times 10^{-5} \sim 10^{-7}$ Torrの真空度を維持するものである。

【0114】以上のよ にして形成された画像形成装置において、各電子放出素子には、容器外端子 $D_{x1} \sim D_{xn}$ 及び $D_{y1} \sim D_{yn}$ を通じ、電圧を印加することにより、電子を放出させ、高圧端Hvを通じてメタルバック86或いは不図示の透明電極に数kV以上の高圧を印加し、

28

電子ビームを加速し、蛍光膜85に衝突させ、励起・発光させることで画像を表示するものである。

【0115】以上述べた構成は、表示等に好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限られるものではなく、画像装置の用途に適する様適宜選択する。

【0116】また、本発明の電子源は、表示に好適な画像形成装置に限るものではなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として用いることもできる。またこの際、上述のm本のX方向配線とn本のY方向配線を適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。

【0117】

【実施例】

（実施例1）前述の図5に示した構成の電子源を作製した。その製造工程について、図10を用いて説明する。

【0118】① 基板91として石英基板を用い、これを有機溶剤により十分に洗浄後、該基板91面上に真空蒸着法により、厚さ50ÅのCr及び厚さ6000ÅのAuを順次堆積し、フォトリソ（AZ1370、ヘキスト社製）をスピンナーにより回転塗布し、ベークした後ホトマスクを露光・現像してY方向配線95のレジストパターンを形成し、Au/Cr堆積膜をウェットエッチングしてY方向配線95を形成した（a）。

【0119】② 次に、CVD法により SiO_2 の絶縁層97を2μmの厚さでY方向配線95上全面に形成した（b）。

【0120】③ 真空蒸着法により絶縁層97上全面にX方向配線96として厚さ50ÅのTi及び厚さ5000ÅのAuを順次堆積した（c）。

【0121】④ Auはウェットエッチング、Ti及び SiO_2 は CF_4 と H_2 ガスを用いたRIE（反応性イオン工程）によりX方向配線96及び絶縁層97をパターニングした（d）。

【0122】⑤ 真空蒸着法により0.1μm厚でCrを堆積した後、フォトリソ及びエッチングプロセスにより、Cr膜92をパターニングし、更に有機パラジウム溶液（奥野製薬株式会社製；ccp4230）をスピコートを用いて塗布した後、300℃で10min間の加熱処理をして酸化パラジウム（PdO）微粒子からなる電子放出部形成用薄膜98を形成し（e）、リフトオフにより所望のパターンの電子放出部形成用薄膜98を得る（f）。

【0123】⑥ 上記工程を経た基板を真空室内に入れ、 10^{-6} Torrの真空雰囲気中でX方向及びY方向配線に電圧を印加し、電子放出部形成用薄膜98の微粒子膜に通電した。徐々に電圧を上昇させ、該微粒子膜に不可逆的な変形を発生させ、電子放出部を形成した。

【0124】このようにして作製した電子源において、

方向配線96に0V、Y方向配線95に14Vを印加し、他のX方向配線、Y方向配線には7Vを印加した。これにより選択された電子放出素子のみから電子が放出され、良好な選択性を示した。又、特に、上部配線(X方向配線96)側を、下部配線(Y方向配線95)側よりも高電位とすること、及び上部配線を適宜設定することにより、交差部両側からの放出電子ビームが画像形成部材上で照射部が重なり、所望の放出電子量が得られた。

【0125】本実施例において、例えば、X方向配線の幅(D)を400 μ mとし、X方向配線に14V、一方、Y方向配線にCVを印加し、更に、距離(H)が2.5mm上方に配置された画像形成部材上の蛍光体(不図示)に6kVを印加したとき、対称性が良く、ほぼ円形の輝点形状が得られた。尚、本実施例においては、輝点の径は、ほぼ500 μ mであった。

【0126】即ち、単一の電子放出部を有する表面伝導型電子放出素子からの電子ビームは、画像形成部材面、ここでは、画像形成部材面の内面に配置された蛍光体(不図示)面上で、対称性の良くない輝点形状になるが、一方、本実施例の通り、複数の電子放出部が、電圧印加方向(Y方向)、下記の関係式にて表される間隔Dをもって、両電子放出部が高電位側配線を挟んで形成されれば、複数の電子放出部から放出された電子ビームが、画像形成部材面、ここでは、画像形成部材面の内面に配置された蛍光体(不図示)面上で、一つに重なることにより、対称性の良い輝点形状が、本実施例のように得られる。

【0127】 $K_2 \times H(Vf/Va)^{1/2} \geq D/2 \geq K_3 \times 2H(Vf/Va)^{1/2}$
但し、 K_2 、 K_3 は定数で、

$K_2=1.25 \pm 0.05$ 、 $K_3=0.35 \pm 0.05$
 Vf は素子印加電圧、 Va は画像形成部材に印加される電圧(加速電圧)、 H は電子放出部と画像形成部材間の距離、 D は電子放出部間の距離を夫々示す。

【0128】また、上記工程により作製した電子源は、高精細、大画面化しても極端な再現性或いは歩留の低下が起こらなかった。

【0129】尚、本実施例においては、絶縁膜を膜厚が均一になるように形成したが、交差部において所定の膜厚が形成されれば、交差部以外の領域の膜厚は交差部とは関係なく適宜選択でき、絶縁膜の膜厚が領域により異なっても構わない。

【0130】実施例に記載の電子源を用いて図8に示した表示パネルを構成し、本発明の画像形成装置を構成した。本実施例の駆動について説明する。

【0131】図11は本実施例の電気回路構成を示す。図11はNTSC方式のテレビ信号に基づきテレビジョン表示を行なうための駆動回路の概略構成をブロック化して示したもので、図11は前記表示パネルであ

り、112は走査回路、113は制御回路、114はシフトレジスタ、115はラインメモリー、116は同期信号分離回路、117は変調信号発生器、 Vx 及び Va は直流電圧源である。

【0132】以下、各部の機能を説明してゆくが、先ず表示パネル111は、端子 $D_{x1} \sim D_{xm}$ 、 $D_{y1} \sim D_{yn}$ 、及び高圧端子 Hv を介して外部の電気回路と接続している。このうち、端子 $D_{x1} \sim D_{xm}$ には、前記表示パネル111内に設けられているマルチ電子ビーム源即ちm行n列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行(n素子)ずつ順次駆動してゆくための走査信号が印加される。一方、端子 $D_{y1} \sim D_{yn}$ には前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。また、高圧端子 Hv には直流電圧 Va より例えば10kVの直流電圧が供給されるが、これは表面伝導型電子放出素子より出力される電子ビームに蛍光体を励起するに十分なエネルギーを付与するための加速電圧である。

【0133】次に、走査回路112について説明する。同回路は内部にm個のスイッチング素子を備えるもので(図中 $S_1 \sim S_m$ で模式的に示されている)、各スイッチング素子は、直流電圧源 Vx の出力電圧もしくは0V(グランドレベル)のいずれか一方を選択し、表示パネル111の端子 $D_{x1} \sim D_{xm}$ と電気的に接続するものである。 $S_1 \sim S_m$ の各スイッチング素子は、制御回路113が出力する制御信号 T_{scan} に基づいて動作するものだが、実際には例えばFETの様なスイッチング素子を組合せることにより容易に構成することが可能である。

【0134】尚、前記直流電圧源 Vx は、本実施例の場合には、前記表面伝導型電子放出素子の特性に基づき7Vの一定電圧を出力する様設定している。

【0135】また、制御回路113は、外部より入力する画像信号に基づいて適切な表示が行なわれる様各部の動作を整合させる動きを持つものである。次に説明する同期信号分離回路116より送られる同期信号 T_{sync} に基づいて、各部に対して T_{scan} 及び T_{aft} 及び T_{ary} の各制御信号を発生する。尚、各制御信号のタイミングに関しては後に図18を用いて詳しく説明する。

【0136】同期信号分離回路116は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離するための回路で、良く知られている様に周波数分離(フィルター)回路を用いれば容易に構成できるものである。同期信号分離回路116により分離された同期信号は、良く知られる様に垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上、 T_{sync} 信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便器上DATA信号と表すが、同信号はシフトレジスタ114に入力される。

【0137】シフトレジスタ114は時系列的にシリア

31

ルに入力される前記D_{TA}信号を画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路113より送られる制御信号T_{st}に基づいて動作する(即ち、制御信号T_{st}は、シフトレジスタ114のシフトクロックである、言い換えることができる)。シリアル/パラレル変換された画像1ライン分(電子放出素子n素子分の駆動データに相当する)のデータは、I_{d1}~I_{dn}のn個の並列信号として前記シフトレジスタの114より出力される。

【0138】ラインメモリ115は画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路113より送られる制御信号T_{ary}に従って適宜I_{d1}~I_{dn}の内容を記憶する。記憶された内容は、I'_{d1}~I'_{dn}として出力され、変調信号発生器117に入力される。

【0139】変調信号発生器117は前記画像データI'_{d1}~I'_{dn}の各々に対応して、表面伝導型電子放出素子の各々を適切に駆動するための信号源で、その出力信号は、端子D_{y1}~D_{yn}を通じて表示パネル111内の表面伝導型電子放出素子に印加される。前述した様に、本発明に係る電子放出素子は放出電流I_eに対して3つの基本特性を有している。このため、例えば図17(a)に示す様に電子が出しきい値以下の電圧を印加しても電子は放出されないが、図17(b)に示す様に電子が出しきい値以上の電圧を印加する場合にはパルスの長さP_wもしくはパルス波高値V_aを変化させることにより出力電子ビームを制御することが可能である。従って、変調信号発生器117としては、一定電圧のパルスを発生するが入力されるデータに応じて適宜パルスの長さを変調する様なパルス幅変調方式のもの、もしくは一定の長さの電圧パルスを発生するが入力されるデータに応じて適宜電圧パルスの波高値を変調するような電圧変調方式のものをを用いることが可能である。

【0140】以上図11に示された各部の機能について述べたが、全体動作の説明に移る前に図12~図15を用いて前記表示パネル111の動作についてより詳しく説明する。

【0141】図示の便宜上、表示パネルの画素数を6×6(即ちm=n=6)として説明するが、実際に用いる表示パネル111はこれよりもはるかに多数の画素を備えたものであることは言うまでもない。

【0142】図12に示すのは、6行6列の行列状の表面伝導型電子放出素子をマトリクス配線した本発明の電子源であるマルチ電子ビーム源であり、説明上、各素子を区別するためにD_(1,1)、D_(1,2)~D_(6,6)のように(X,Y)座標で位置を示している。

【0143】この様なマルチ電子ビーム源を駆動して画像を表示していく際には、X軸と平行な画像の1ラインを単位として、ライン毎に画像を形成する方法をとる。画像の1ラインに対応して電子放出素子を駆動するに

32

は、D_{x1}~D_{x6}のうち表示ラインに対応する行の端子に0Vを、それ以外の端子には7Vを印加する。それと同期して、当該ラインの画像パターンに従ってD_{y1}~D_{y6}の各端子に変調信号を印加する。

【0144】例えば図13に示す様な画像パターンを表示する場合を例にとって説明する。説明の便宜上、画像パターンの発光部の輝度は等しく、例えば100フートランバート相当であるとする。前記表示パネル111においては、蛍光体に従来公知のP-22を用い、加速電圧を10kVとし、画面表示の繰返し周波数を60Hzとし、電子放出素子として前記特性の表面伝導型電子放出素子を用いたが、この場合には100フートランバートの輝度を得るには発光画素に対応する素子には10μ秒の間14Vの電圧を印加するのが適当であった(尚、この数値は各パラメータを変更すれば当然変わるべきものである)。

【0145】そこで、図13の画像のうち、例えば第3ライン目を発光させる期間中は、図14に示すような電圧を端子D_{x1}~D_{x6}及びD_{y1}~D_{y6}を通じてマルチ電子ビーム源に印加する。その結果、D_(2,3)、D_(3,3)、D_(4,3)の各表面伝導型電子放出素子には14Vが印加されて電子ビームが出力される一方、上記3素子以外は7V(図中斜線で示す素子)もしくは0V(図中白ぬきで示す素子)が印加されるが、これは電子放出のしきい値電圧以下であるためこれらの素子からは電子ビームは出力されない。

【0146】同様の方法で他のラインについても図13の表示パターンに従ってマルチ電子ビーム源を駆動してゆくが、この様子を時系列的に示したのが図15のタイムチャートである。同図に示す様に、第1ラインから順次1ラインずつ駆動してゆくことにより1画面の表示が行なわれるが、これを毎秒60画面の速さで繰返すことにより、ちらつきのない画像表示が可能であった。

【0147】尚、表示パターンの発光輝度を変更する場合には端子D_{y1}~D_{y6}に印加される変調信号のパルスの長さまたはパルスの電圧波高値を変化させることにより変調が可能である。

【0148】以上6×6のマルチ電子ビーム源を例にとって表示パネル111の駆動方法を説明したが、次に図11の装置の全体動作について図16のタイミングチャートを参照しながら説明する。

【0149】図16(a)は外部から入力するNTSC信号から同期信号分離回路116により分離された輝度信号DATAのタイミングであり、本図に示す様に1ライン目のデータから順次2ライン目、3ライン目と送られてくるが、これと同期して制御回路113からシフトレジスタ114に対して図16(b)に示す様なシフトクロックT_{st}が出力される。

【0150】シフトレジスタ114に1ライン分のデータが蓄積されると図16(c)に示すタイミングで制御

33

回路113からラインメモリ115に対してメモリーライト信号 T_{wrt} が出され、1ライン(n素子分)の駆動データがき込まれる。その結果、ラインメモリ115の出力信号であり、 $I'_{d1} \sim I'_{dn}$ の内容は同図(d)に示すタイミングで変化する。

【0151】一方、走査回路112の動作を制御する制御信号 T_{scan} の内容は同図(e)に示す様なものとなる。即ち、1ライン目を駆動する場合には、走査回路112内のスイッチング素子 S_1 のみが0Vで他のスイッチング素子は7V、また2ライン目を駆動する場合には、スイッチング素子 S_2 のみが0Vで他のスイッチング素子は7V、以下同様、というように動作が制御される。

【0152】また、これと同期して変調信号発生器117から表示パネル11に対しては、図16(f)に示すタイミングで変調信号が出力される。

【0153】以上説明した動作により、表示パネル11を用いてテレビジョンの表示を行なうことが可能である。

【0154】尚、上記説明中、特に記載していないがシフトレジスタ114やラインメモリ115はデジタル信号式のものでもアナログ信号式のものでも差し支えなく、要は画像信号のシリアル/パラレル変換や記憶が所定の速度で行なわれれば良い。尚、デジタル信号式を用いる場合には、同期信号分離回路116の出力信号DATAをデジタル信号化する必要があるが、これは116の出力部にA/D変換器を備えれば容易に可能であることは言うまでもない。

【0155】また、本実施例においてNTSC方式のテレビジョン信号に基づきテレビジョン表示を行なう例を示したが、本発明の電子装置を用いて構成した表示パネルの応用はこれに限るものではない。他の方式のテレビジョン信号、或いは計算機や画像メモリ、通信ネットワークなど種々の画像信号源と直接或いは間接に接続する表示装置に広く用いることが可能であり、とりわけ大容量の画像を表示する大画面の表示に好適である。

【0156】図18は、本実施例の電子装置を用いたディスプレイパネルに、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した表示装置の一例を示すための図である。図中200はディスプレイパネル、201はディスプレイパネルの駆動回路、202はディスプレイコントローラ、203はマルチプレクサ、204はデコーダ、205は入出力インターフェース回路、206はCPU、207は画像生成回路、208、209及び210は画像メモリインターフェース回路、211は画像入力インターフェース回路、212及び213はTV信号受信回路、214は入力部である。(尚、本表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と

34

同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカーなどについては説明を省略する。)

【0157】以下、画像信号の流れに沿って各部を説明してゆく。

【0158】まず、TV信号受信回路213は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でも良い。また、これらよりさらに多数の走査線よりなるTV信号(例えばMUSE方式をはじめとするいわゆる高品位TV)は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。TV信号受信回路213で受信されたTV信号は、デヒータ204に出力される。

【0159】また、画像TV信号受信回路212は、例えば同軸ケーブルや光ファイバーなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。前記TV信号受信回路213と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ204に出力される。

【0160】また、画像入力インターフェース回路211は、例えばTVカメラや画像読取スキャナなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ204に入力される。

【0161】また、画像メモリインターフェース回路210は、ビデオテープレコーダ(以下VTRと略す)に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ204に入力される。

【0162】また、画像メモリインターフェース回路209は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ204に出力される。

【0163】また、画像メモリインターフェース回路208は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ204に出力される。

【0164】また、入出力インターフェース回路205は、本表示装置と、外部のコンピュータ、コンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力を行なうのはもちろんのこと、場合によっては本表示装置の備えるCPU206と外部との間で制御信号や数値データの入出力などを行なうことも可能である。

【0165】また、画像生成回路207は、前記入力

35

インターフェース回路205を介して外部から入力される画像データや文字・図形情報や、或いはCPU206より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行なうためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。

【0166】本回路により生成された表示用画像データは、デコーダ204に出力されるが、場合によっては前記入出力インターフェース回路205を介して外部のコンピュータネットワークやプリンターに出力することも可能である。

【0167】また、CPU206は、主として本表示装置の動作制御や、表示画像の生成、選択、編集に関わる作業を行なう。

【0168】例えば、マルチプレクサ203に制御信号を出力し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネルコントローラ202に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。

【0169】また、前記画像生成回路207に対して画像データや文字・図形情報を直接出力したり、或いは前記入出力インターフェース回路205を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

【0170】尚、CPU206は、むしろこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやロードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。

【0171】或いは、前述したように入出力インターフェース回路205を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協同して行なってもよい。

【0172】また、入部214は、前記CPU206に使用者が命令やプログラム、或いはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置など多様な入力機器を用いることが可能である。

【0173】また、デコーダ204は、前記207ないし213より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。尚、同図中の点線で示すように、デコーダ204は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換する際に画像メモリを必要とするようなテレビ信号を扱う

36

ためである。また、画像メモリを備えることにより、静止画の表示が容易になる、或いは前記画像生成回路207及びCPU206と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行なえるようになるという利点が生まれるからである。

【0174】また、マルチプレクサ203は前記CPU206より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ203はデコーダ204から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路201に出力する。その場合には、一画面表示時間内で画像信号を切り換えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0175】また、ディスプレイパネルコントローラ202は、前記CPU206より入力される制御信号に基づき駆動回路201の動作を制御するための回路である。

【0176】先ず、ディスプレイパネルの基本的な動作に関わるものとして、例えばディスプレイパネルの駆動用電源（不図示）の動作シーケンスを制御するための信号を駆動回路201に対して出力する。

【0177】また、ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路201に対して出力する。

【0178】また、場合によっては表示画像の輝度、コントラスト、色調、シャープネスといった画質の調整に関わる制御信号を駆動回路201に対して出力する場合もある。

【0179】また、駆動回路201は、ディスプレイパネル200に印加する駆動信号を発生するための回路であり、前記マルチプレクサ203から入力される画像信号と、前記ディスプレイパネルコントローラ202より入力される制御信号に基づいて動作するものである。

【0180】以上、各部の機能を説明したが、図18に例示した構成により、本表示装置においては多様な画像情報源より入力される画像情報をディスプレイパネル200に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ204において逆変換された後、マルチプレクサ203において適宜選択され、駆動回路201に入力される。一方、ディスプレイパネルコントローラ202は、表示する画像信号に応じて駆動回路201の動作を制御するための制御信号を発生する。駆動回路201は、上記画像信号と制御信号に基づいてディスプレイパネル200に駆動信号を印加する。これにより、ディスプレイパネル200において画像が表示される。これらの一連の動作は、CPU206により統括的に制御される。

【0181】また、本表示装置においては、前記デコー

ダ204に内蔵する画像メモリや、画像生成回路207及びCPU206が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、ぼかし、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ替え、はめ込みなどをはじめとする画像編集を行なうことも可能である。また、本実施例の説明では、特に触れなかったが上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行なうための専用回路を設けても良い。

【0182】従って本表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピューターの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備えることが可能で、産業用或いは民生用として極めて応用範囲が広い。

【0183】尚、上図18は、表面伝導型電子放出素子を電子源とするディスプレイパネルを用いた表示装置の構成の一例を示し、これに過ぎず、これのみに限定されるものでないことは言うまでもない。例えば図18の構成要素のうち使用目的に必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、本表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0184】本表示装置においては、とりわけ表面伝導型電子放出素子を電子源とするディスプレイパネルの薄型化が容易なため、表示装置の奥行きを小さくすることができる。それに加えて、表面伝導型電子放出素子を電子源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性に優れるため、本表示装置は臨場感あふれる迫力に富んだ画像を視認性良く表示することが可能である。

【0185】(実施例2) 図19に本発明の電子源の第2実施例を示す。図19(a)はその平面図であり、(b)は(a)中のI-B'断面である。図中の符号は図5と同じである。本実施例は、実施例1の②の工程における絶縁層の厚みを1 μ mであること、④の工程におけるパターンニングの形状が凹状であること、且つその場所がX方向配線56とY方向配線55との交差部であること以外は、実施例1と全く同じ製造工程で作製したものである。本電子源を実施例1と同様な画像形成装置に組み込んで駆動したところ、実施例1と同じく良好な電子放出特性を示し、高精細、大画面化しても極端な再現性或いは歩留の低下が起らず、テレビジョンの表示が可能であることが示された。

【0186】(実施例3) 図20に本発明第3の実施例の電子源を示す。本実施例は、実施例1の電子源の構成

において、電子放出部を形成する絶縁層端面に凹部100を形成したものである。図21に本実施例の部分斜視図を示す。本実施例では、実施例1と比べると電子放出素子及び配線密度が同じであるものの、絶縁層57端面の沿面距離長 $a-b$ が交差部の直線距離長 c よりも長いために、電子放出部を含んだ薄膜54の実効長が増し、電子放出量が増大した。また、高精細、大画面化による再現性や歩留の極端な低下も実施例1同様に認められず、テレビジョンの表示が可能であることも示された。このように、凹部を形成することにより、放出される電子ビームの形状や角度などの特性を制御することができ、また、冗長効果が期待できる。

【0187】本実施例は実施例1と同じ製造方法で作製したが、例えばX方向配線の形成時に印刷法を用い、スクリーンの調整により意図的に屈曲した配線形状を形成することにより、本構成を得ることもできる。

【0188】(実施例4) 実施例3とは異なる、絶縁層端面が屈曲した形状を有する実施例を図22に示す。本実施例も実施例3と同様に電子放出量が増大した。また、実施例1〜3と同様に、高精細、大画面化しても極端な再現性或いは歩留の低下は認められずテレビジョンの表示が可能であることも示された。

【0189】(実施例5) 図23に実施例2と同じ、X方向配線56とY方向配線55との交差部に凹部を形成して電子放出部を形成してなる電子源を示す。実施例2では凹部の全側面に電子放出部を形成したが、本実施例においては対向する1対の側面にのみ電子放出部を形成し、該1組の電子放出部から放出された電子ビームが画像形成部材に形成する照射部を重ねる以外は実施例と全く同様にして画像形成装置に組み込み駆動したところ実施例2と同じく良好な電子放出特性を示し、高精細、大画面化しても極端な再現性或いは歩留の低下が起らず、テレビジョンの表示が可能であることが示された。

【0190】(実施例6) 前述の図6に示した構成の電子源を作製した。その製造工程について図24を用いて説明する。

【0191】① 絶縁性基板61として石英基板を用い、これを中性洗剤によるこすり洗い、有機溶剤による超音波洗浄等により十分に洗浄後、フォトリソグラフィ技術によりレジストパターンを形成した。次に抵抗加熱法により、密着性向上のための下引き材であるTiを膜厚0.05 μ mになるように、また、Y方向配線材であるNiを膜厚0.95 μ mとなるようにレジストパターン上に全面蒸着した後、リフトオフ法によりY方向配線65を形成した(a)。

【0192】② 次にスパッタ法により、SiO₂の絶縁層67を膜厚約2 μ mになるように全面に成膜した。更に、フォトリソグラフィによりレジストパターンを形成し、RIE(反応性イオン工程)により層間絶縁層67を加工程(b)。

【0193】③ フォトリソグラフィーによりレジストパターンを形成し、蒸着法により、X方向配線材であるNiを主成分とする材料を膜厚約1 μ mになるように成膜する。更に、リフトオフ法により、X方向配線66及び補助電極62を形成した(c)。

【0194】④ 有機Pd(興野製薬株式会社製; ccp4230)を分散塗布し、その後大気中で300℃、12分焼成する。更に、フォトリソグラフィーによりレジストパターンを形成し、RIEイオンエッチングによりX絶縁層67側面に電子放出部形成用薄膜68を形成した。

【0195】⑤ 上記工程を経た基板を真空室内に入れ、 10^{-6} Torrの真空雰囲気中でX方向及びY方向配線に電圧を印加し、電子放出部形成用薄膜68の微粒子膜に通電した。フォーミング電圧は5Vとし、60秒間処理を行なって電子放出部を形成した。

【0196】この様にして作製した電子源において、X方向配線66に0V、Y方向配線65に14Vを印加し、他のX方向配線、Y方向配線には7Vを印加した。これにより選択された電子放出素子のみから電子が放出され、良好な選択性を示した。

【0197】また、上記工程により作製した電子源は、高精細、大画面化しても極端な再現性或いは歩留の低下が起こらなかった。

【0198】(実施例7) 図25に本発明の電子源の更に別の実施例を示す。尚、図25の(a)はその平面図であり図25の(b)は(a)のD-D'断面図である。本実施例は実施例6の構成に加えて、絶縁層上の補助電極62とX方向配線65との間にも電子放出部を含む薄膜64を形成した電子源である。

【0199】本実施例によれば、更に電子の放出量が増し、収束性を持つばかりか、一つの素子に4箇所の電子放出部を所有するたり、フォーミング後全ての電子放出部から電子が放出されなくても、電子放出が途絶えることがない。更に、複数の電子放出素子を並べて動作させる場合、一素子の電子放出量が多く、且つ収束性が高いため、一素子のサイズ及び隣接する素子の間隔を狭めることができ、より高密度で多数の素子を配列形成することができる。

【0200】(実施例8) 前述の図7に示した構成の電子源を作製した。その製造工程について図26を用いて説明する。

【0201】① 緑性基板71として石英基板を用い、これを有機溶剤により十分に洗浄後、フォトレジスト(AZ1370、ヘキスト社製)をスピナーにより回転塗布、ベークした後、ホトマスク像を露光、現像して溝のレジストパターンを形成し、 CF_4 と H_2 ガスを用いたRIE(反応イオン工程)によりX方向に深さ5000Åの溝を形成した(a)。

厚さ50ÅのCr及び厚さ6000ÅのAuを順次積層し、フォトレジストをスピナーにより回転塗布し、ベークした後ホトマスクを露光、現像してY方向配線75のレジストパターンを形成し、Au/Cr堆積膜をウェットエッチングしてY方向配線75を形成した(b)。

【0203】③ 次に、RFスパッタ法により SiO_2 の絶縁層77を1 μ mの厚さでY方向配線75上全面に形成した(c)。

【0204】④ フォトレジストをスピナーにより回転塗布、ベークした後、ホトマスク像を露光、現像してX方向配線76のレジストパターンを形成した後、真空蒸着により厚さ1.0 μ mのNiを堆積させた。

【0205】⑤ Ni堆積膜をマスクとし、 CF_4 と H_2 ガスを用いたRIE法により層間絶縁層をエッチングした(d)。

【0206】⑥ 真空蒸着法により0.1 μ m厚でCrを堆積した後、フォトレジストをスピナーにより回転塗布、ベークした後、ホトマスク像を露光、現像して電子放出部を含む薄膜形成用レジストパターンを形成した。その後、レジストを除去し、その上に有機Pd(興野製薬株式会社製; ccp4230)をスピナーを用いて塗布した後、焼成し、Crのエッチングオフにより電子放出部形成用薄膜78を形成した(e)。

【0207】⑦ 上記工程を経た基板を真空室内に入れ、 10^{-6} Torrの真空雰囲気中でX方向及びY方向配線に電圧を印加し、電子放出部形成用薄膜78の微粒子膜に通電した。フォーミング電圧は5Vとし、60秒間処理を行なって電子放出部を形成した。

【0208】この様にして作製した電子源において、X方向配線76に0V、Y方向配線75に14Vを印加し、他のX方向配線、Y方向配線には7Vを印加した。これにより選択された電子放出素子のみから電子が放出され、良好な選択性を示した。

【0209】また、上記工程により作製した電子源は、高精細、大画面化しても極端な再現性或いは歩留の低下が起こらなかった。

【0210】また、交差部の容量も基板に溝を形成せずに構成した電子源に比較して30~40%減少し、カットオフ周波数を30~40%程度上げることができた。

【0211】(実施例9) 図27に本発明の電子源の更に別の実施例を示す。本実施例は実施例8の製造工程とほとんど同じ方法で作製したが、実施例8の工程①を行わずに、工程③の絶縁膜形成後にフォトリソグラフィー技術及びエッチング技術を用いて絶縁膜形状を加工する工程を付加し、Y方向配線75に平行な絶縁層断面が凸状の電子源を作製した。本実施例においても実施例8と同様の駆動を行ない、同様の効果を確認した。

【0212】(実施例10~12) 図28~図30に本発明の実施例10~12のX方向配線断面図を示す。これらの実施例も、前記実施例8及び9に挙げた製造工程

を利用して作製することができ、また、同程度の効果が確認された。

【0213】以上述べた実施例6～12においても、実施例1と同様な画像形成装置に組み込んで駆動したところ、実施例1と同じく良好な電子放出特性を示し、高精細、大画面化しても端部再現性或いは歩留の低下が起こらず、テレビジョンの表示が可能であることが示された。

【0214】又、実施例6～12の電子源を用いたディスプレイパネルに、例えば図18に示されたテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できる。

【0215】

【発明の効果】以上説明した様に、本発明は素子電極を必要としない簡素な構成の電子源及び該電子源を用いた画像形成装置を提供するものである。従って本発明によると以下の様な効果が得られる。

- (1) 素子密度を高めて高精細化が図れる。
- (2) 製造工程が簡便で経済効率が高い。
- (3) 工程上の精度が高く、歩留及び再現性が高い。
- (4) 簡素な構成ながら十分な輝度が得られ、表示特性が高い。
- (5) 画像形成部材上の放出電子量及びスポット形状の制御が容易である。
- (6) 配線交差部における容量を減らし、高速駆動を図ることができる。

【図面の簡単な説明】

【図1】本発明に係る表面伝導型電子放出素子を示す図である。

【図2】フォーミング処理の電圧波形を示す図である。

【図3】電子放出特性の測定評価装置の概略図である。

【図4】本発明に係る垂直型の表面伝導型電子放出素子の電子放出特性を示す図である。

【図5】本発明の電子源の一実施態様を示す図である。

【図6】本発明の電子源の別の実施態様、即ち、図5の態様に更に補助電極を配置した態様を示す図である。

【図7】本発明の電子源の更に別の実施態様、即ち、図5の態様に更に絶縁膜の容量を減らした態様を示す図である。

【図8】本発明の画像形成装置の基本構成を示す図である。

【図9】本発明の画像形成装置に用いる蛍光膜を示す図である。

【図10】本発明の電子源の製造工程を示す図である。

【図11】本発明の画像形成装置の電気回路構成を示すブロック図である。

【図12】本発明に係る電子源を示すブロック図である。

【図13】図12に示した電子源で表示する画像パターン例を示す図である。

【図14】図13に示した画像パターン例を表示するための印加電圧を示す図である。

【図15】図14に示した画像パターンを表示するためのタイミングチャートである。

【図16】図11に示した画像形成装置の全体動作のタイミングチャートである。

【図17】本発明に係る表面伝導型電子放出素子のしきい値特性を示す図である。

【図18】本発明第1の実施例にかかる表示装置のブロック図である。

【図19】本発明の第2実施例を示す図である。

【図20】本発明の第3実施例の平面図である。

【図21】本発明の第3実施例の斜視図である。

【図22】本発明の第4実施例を示す図である。

【図23】本発明の第5の実施例を示す図である。

【図24】図6の本発明の電子源の製造工程を示す図である。

【図25】本発明の第7実施例の電子源を示す図である。

【図26】図7の本発明の電子源の製造工程を示す図である。

【図27】本発明の第9実施例の電子源の断面図である。

【図28】本発明の第10実施例の電子源の断面図である。

【図29】本発明の第11実施例の電子源の断面図である。

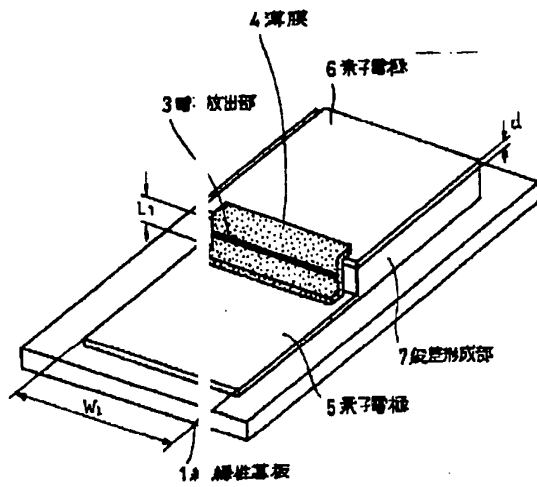
【図30】本発明の第12実施例の電子源の断面図である。

【図31】従来の平面型の表面伝導型電子放出素子の平面図である。

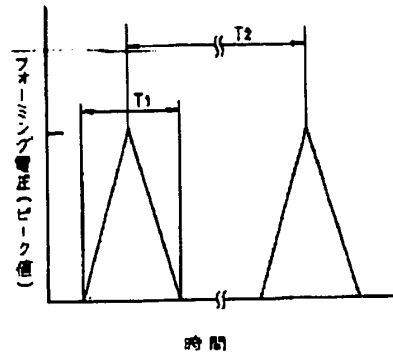
【図32】従来の複数の電子放出素子を用いた画像形成装置の斜視図である。

【図33】図5に示した電子源による蛍光体の輝点の拡大概略図である。

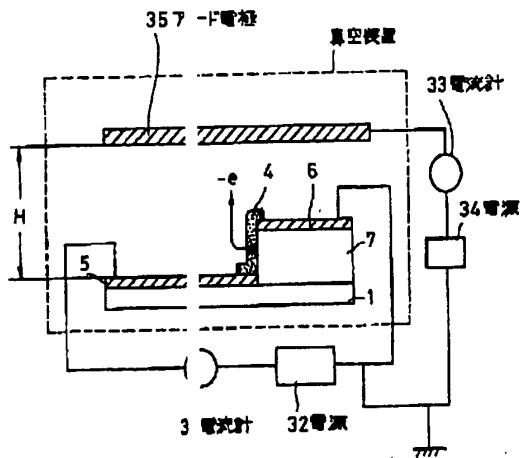
【図1】



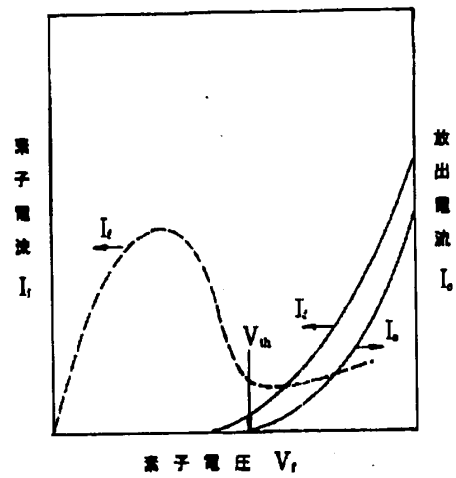
【図2】



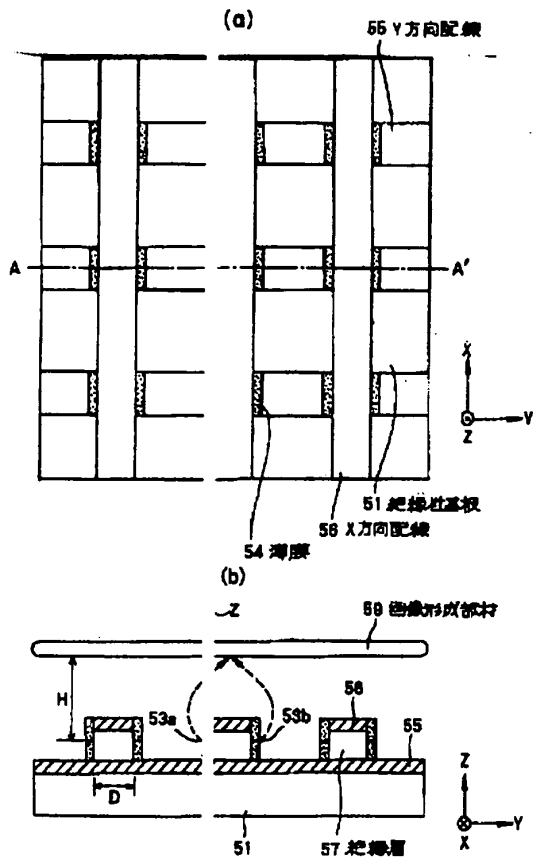
【図3】



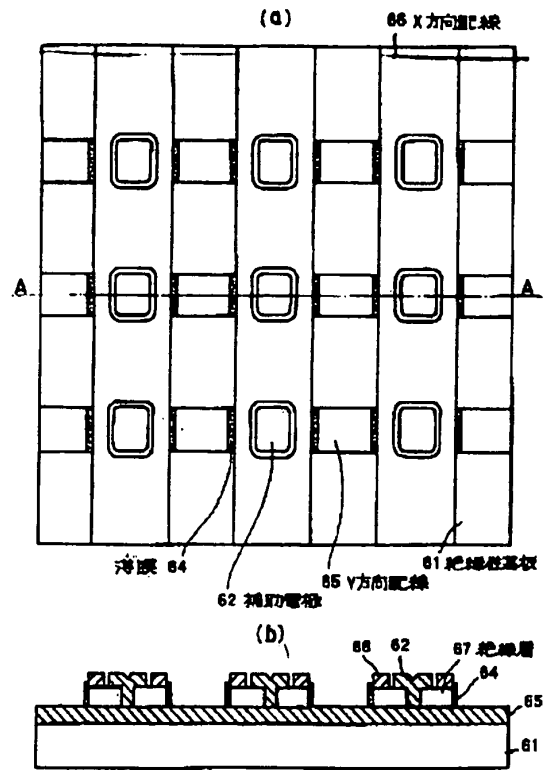
【図4】



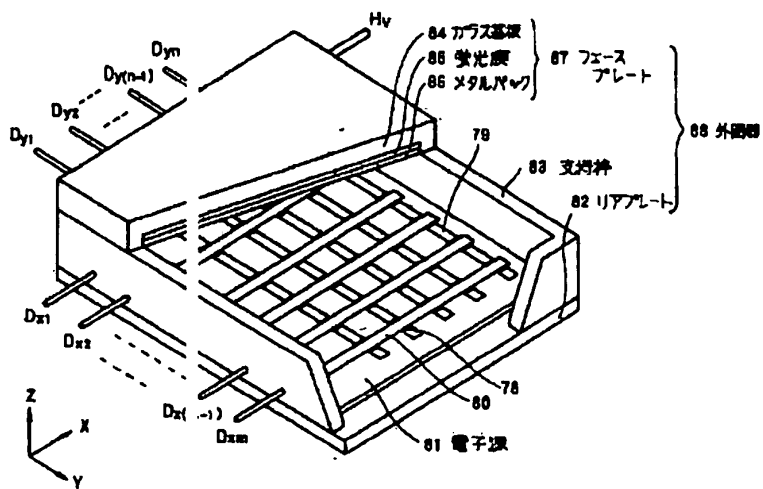
【図5】



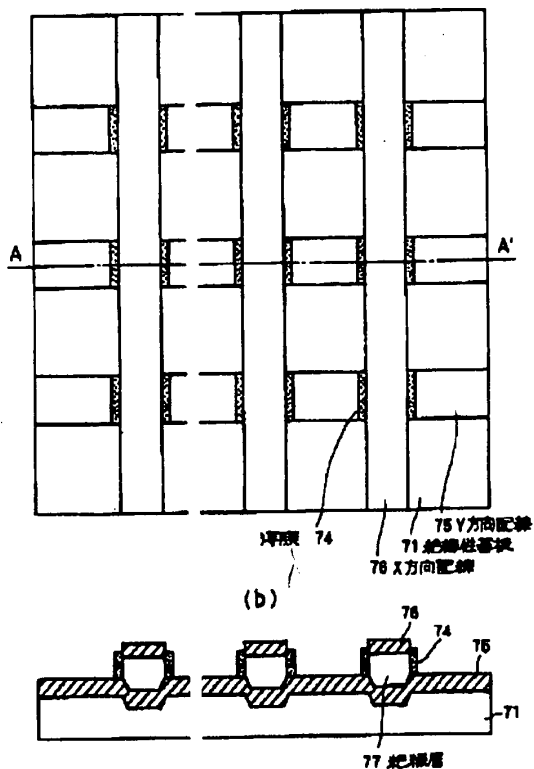
【図6】



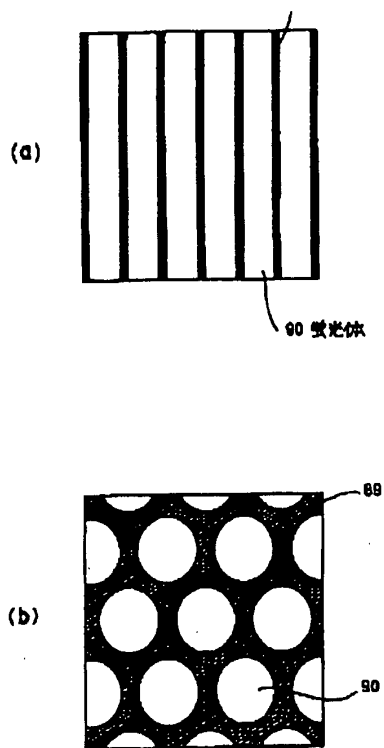
【図8】



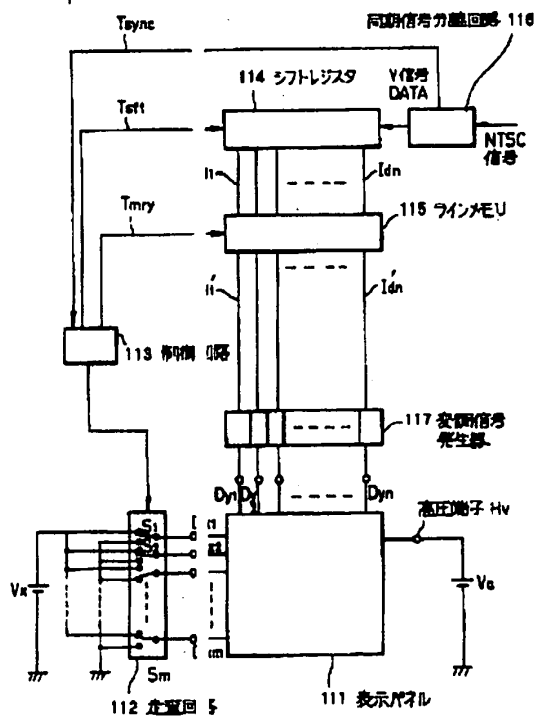
【図7】



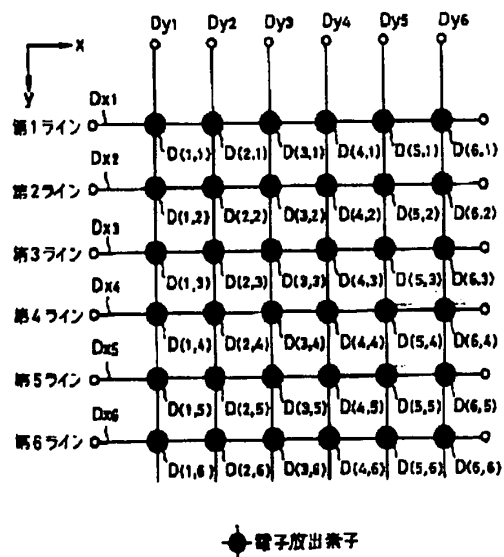
【図9】



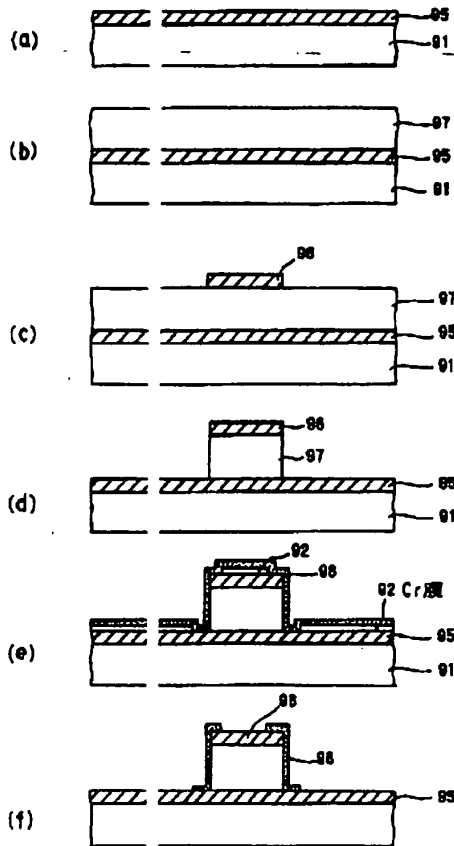
【図11】



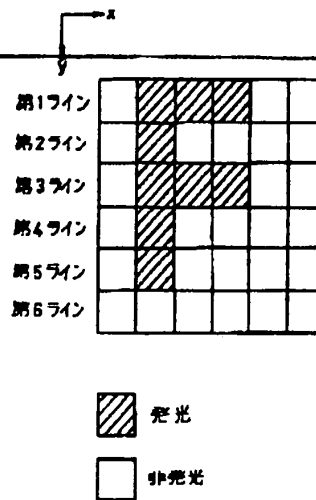
【図12】



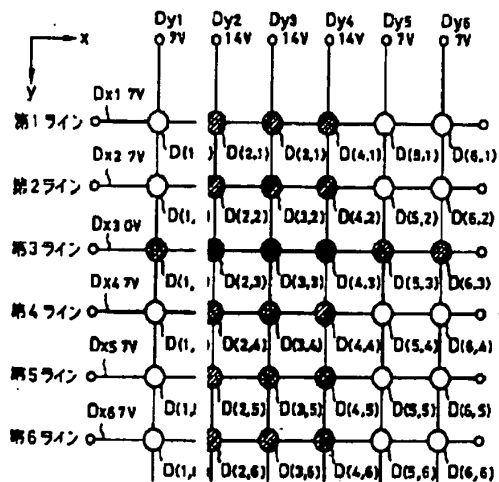
【図10】



【図13】

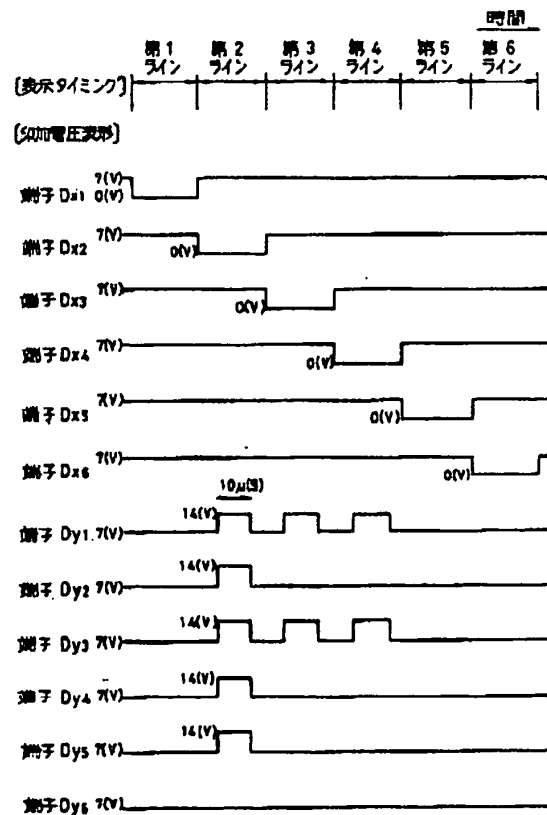


【図14】

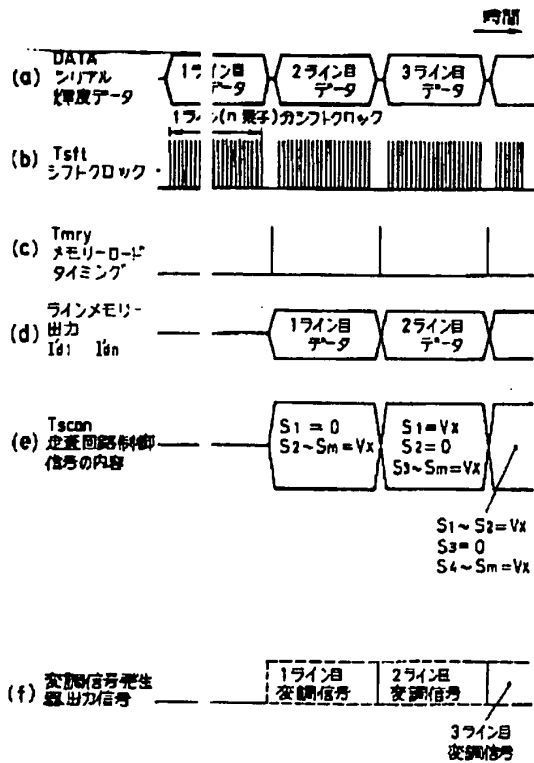


- 図14に14Vの電位差が印加される素子
- 図14に7Vの電位差が印加される素子
- 図14に0Vの電位差が印加される素子

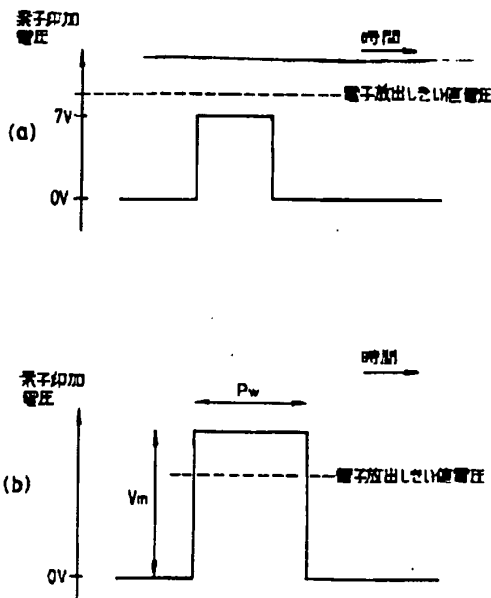
【図15】



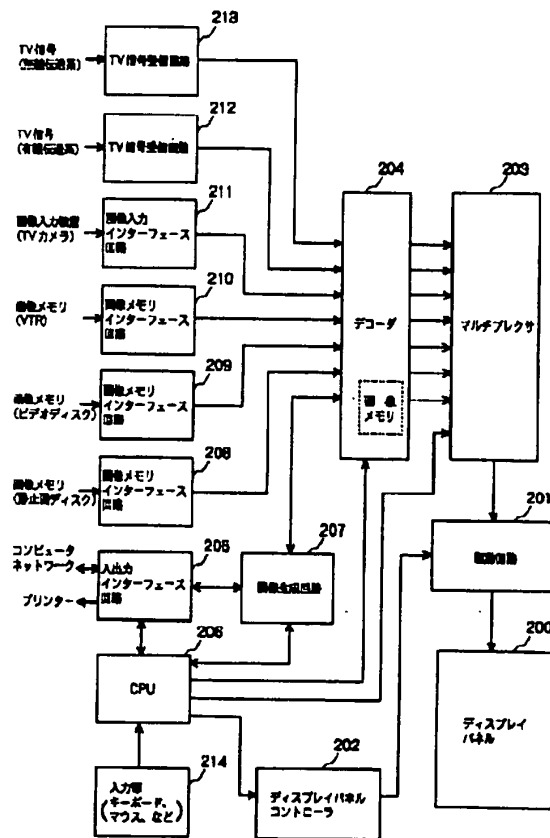
【図16】



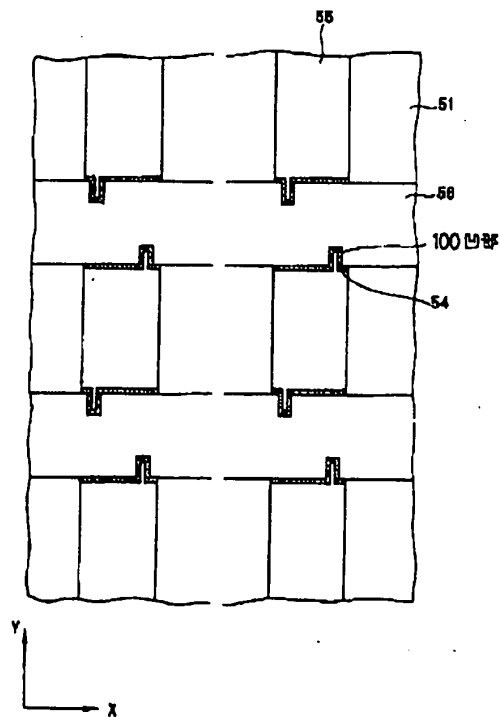
【図17】



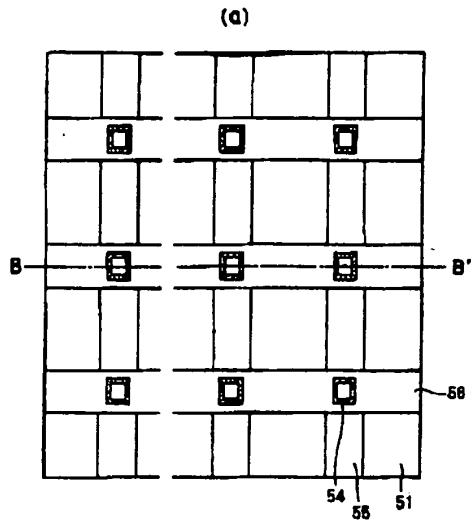
【図18】



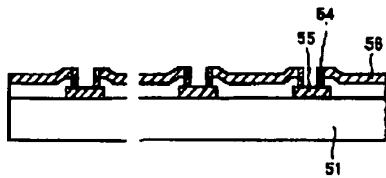
【図20】



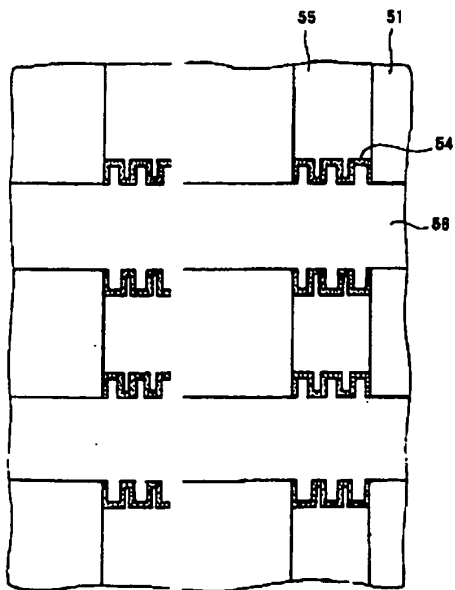
【図19】



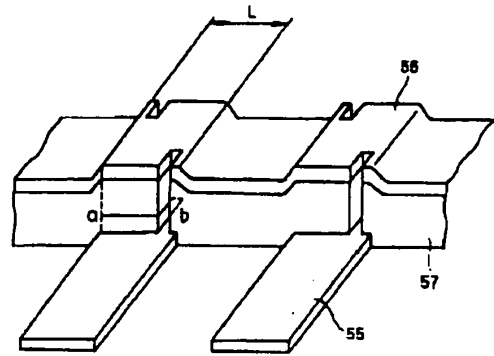
(b)



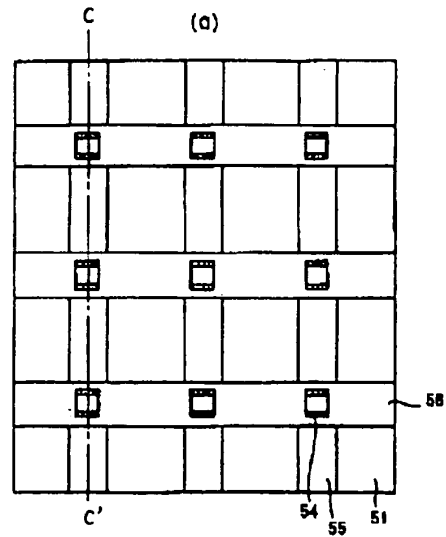
【図22】



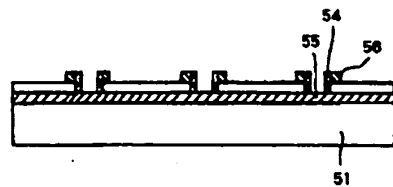
【図21】



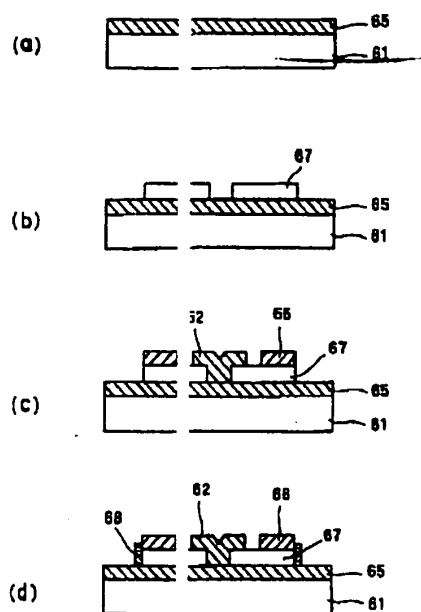
【図23】



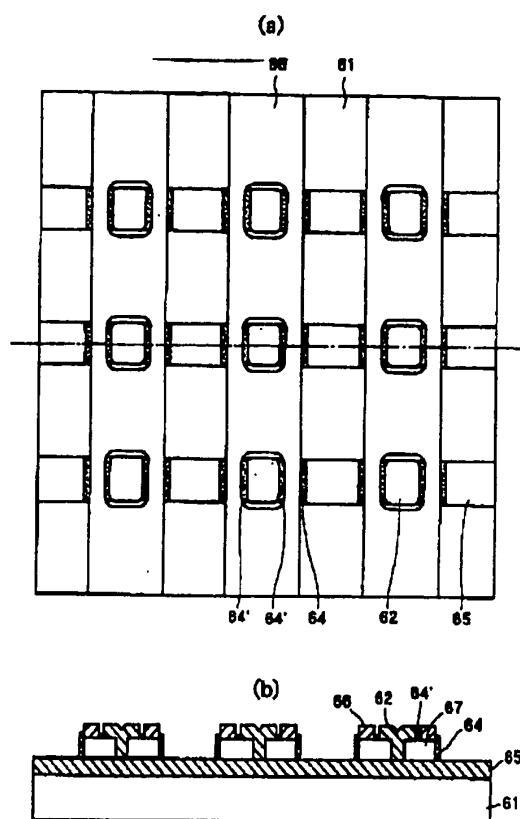
(b)



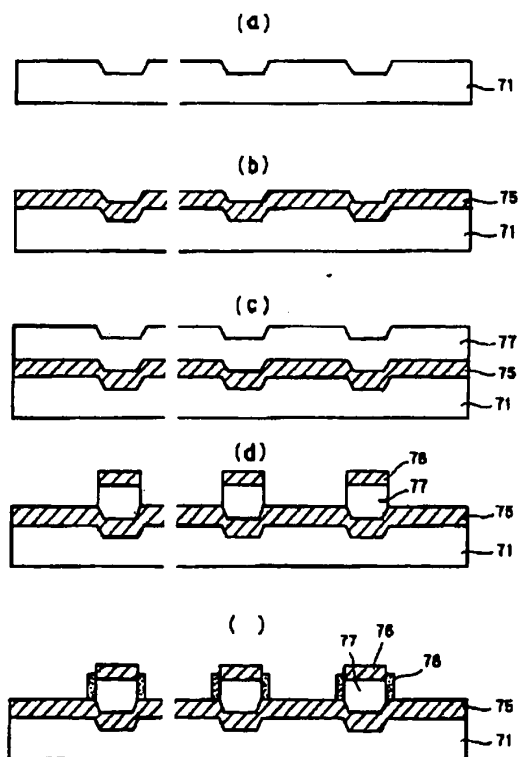
【図24】



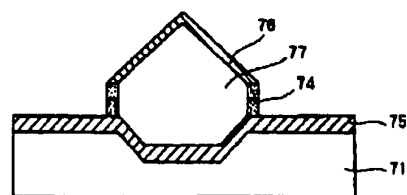
【図25】



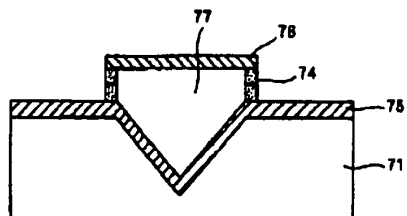
【図26】



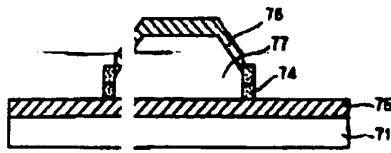
【図27】



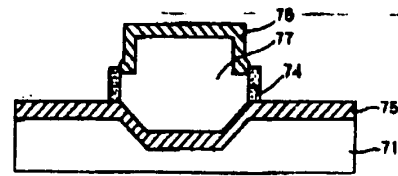
【図28】



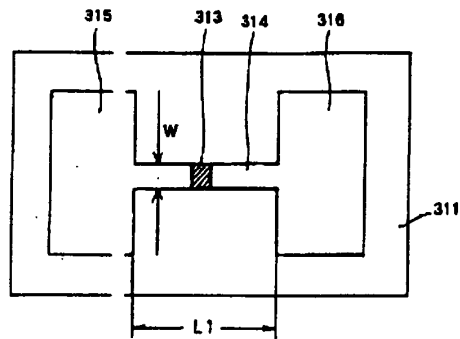
【図29】



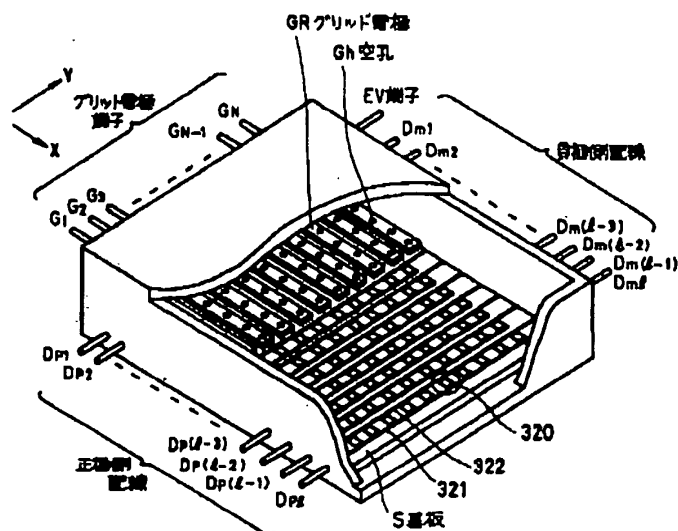
【図30】



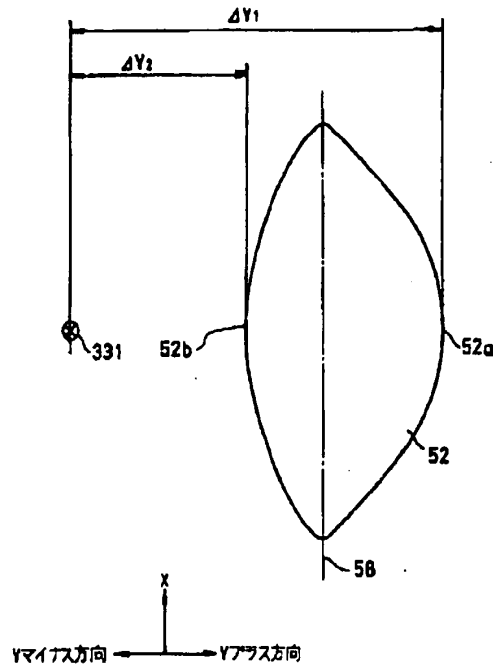
【図31】



【図32】



【図33】



フロントページの続き

(31)優先権主張番号 特願平5-349133

(32)優先日 1993年12月28日

(33)優先権主張国 日本(JP)

(72)発明者 川崎 秀司

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 長田 芳幸

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 河出 一佐哲

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内